

Abstrak

Perkembangan peralatan elektronik modern saat ini memiliki fungsionalitas yang canggih namun juga memiliki ukuran yang kecil. Hal ini dipicu oleh masih berlakunya Hukum Moore sehingga kapasitas pemrosesan suatu chip dapat meningkat. Namun demikian kapasitas pemrosesan ini perlu diimbangi oleh produktifitas perancangan. Salah satu cara mengatasi kompleksitas desain sistem adalah dengan menaikkan tingkat abstraksi dari suatu sistem.

Alur desain pemodelan tradisional Register Transfer Level (RTL) tidak mampu memenuhi kebutuhan dari sudut pandang waktu untuk pemasaran. Dalam hal ini tingkat abstraksi yang lebih tinggi perlu bagi desainer untuk mengeksplorasi produktifitas desain pada tingkat sistem. Transaction Level Modeling (TLM) merupakan pendekatan dengan tingkat abstraksi lebih tinggi dari RTL.

RTL dan TLM memiliki gaya pemodelan yang berbeda, oleh karena itu hasil dari kedua pemodelan ini diperbandingkan untuk mengetahui fungsionalitas dari model yang dibangun. Dalam tugas akhir ini dibuat suatu pemodelan single-purpose processor untuk menghitung least common multiple. Dari hasil pemodelan RTL dan TLM, keduanya telah menunjukkan bahwa fungsionalitasnya berjalan dengan baik. Perbedaan level abstraksi tidak mempengaruhi fungsionalitas system.

Kata kunci: *embedded system, Register Transfer Level, Transaction Level Modeling, SystemC.*