

ABSTRAK

MIMO adalah suatu teknologi yang muncul menggunakan prinsip *diversity* dengan tujuan meningkatkan data rate dalam range yang lebih besar tanpa membutuhkan *bandwidth* atau daya transmisi yang besar. Di Indonesia, teknologi MIMO ini belum pernah diimplementasikan sehingga pada penelitian ini akan diimplementasikan teknologi MIMO ini dengan menggunakan metode linier code yaitu STBC alamouti. *Space Time Coding* merupakan suatu sistem *coding* pada domain ruang dan waktu (*space-time domain*). *Space time coding* bertujuan untuk mendapatkan diversitas spasial secara maksimal pada kanal MIMO melalui susunan *space-time code word* transmit yang tepat.

Pada tugas akhir ini dirancang MIMO encoder decoder STBC alamouti 2x2. Penelitian ini diawali dengan membuat pemodelan menggunakan MATLAB yang akan dilanjutkan dengan membuat perancangan MIMO STBC 2x2 menggunakan VHDL. Pada penelitian ini juga dibuat tiga pemodelan kanal yaitu kanal Rayleigh dan noise AWGN, kanal dengan menggunakan noise AWGN saja, dan kanal ideal. Hasil pada simulasi MATLAB dijadikan pembandingan dengan hasil simulasi pada MODELSIM dengan menggunakan bahasa VHDL. Setelah itu, perancangan MIMO STBC 2x2 pada MODELSIM diimplementasikan ke board FPGA menggunakan software Xilinx.

Hasil simulasi MATLAB dan hasil simulasi pada MODELSIM memiliki hasil yang sama dimasing-masing pemodelan kanalnya. Simulasi yang menggunakan kanal Rayleigh dan noise AWGN diperoleh BER = 0.0625, simulasi yang menggunakan noise AWGN saja didapatkan BER = 0, dan simulasi yang menggunakan kanal ideal juga diperoleh BER = 0. Perancangan MIMO STBC 2x2 ini memiliki delay 18 clock yaitu 9 clock di pengirim dan 9 clock di penerima. Pada Tugas Akhir ini juga diperoleh hasil sintesis pada software Xilinx yaitu mengenai jumlah *resource* yang diterapkan pada FPGA meliputi jumlah *slice register* 2%, jumlah *slice* 42%, jumlah 4 input LUT 36%, jumlah IOB 1%, total memori yang digunakan adalah 292088 kB, dan parameter-parameter hasil sintesisnya meliputi periode minimum yang

dibutuhkan untuk memproses sistem *transmitter-receiver* MIMO STBC 2x2 4.045ns, dengan delay kedatangan minimum input sebelum clock 4.413 ns, frekuensi maksimum yang didapat 247.246 MHz, dan delay maksimum setelah *clock* 4.677ns.

Kata kunci : MIMO, STBC alamouti, VHDL ,FPGA.