

LEMBAR PENGESAHAN

Tugas Akhir dengan judul:

**DESAIN DAN SINTESIS ARSITEKTUR HARDWARE IFFT
(INVERSE FAST FOURIER TRANSFORM) 64 TITIK
BERBASIS BAHASA PEMROGRAMAN VHDL**

*(HARDWARE ARCHITECTURE DESIGN AND SYNTHESIZE OF 64
POINT IFFT BASED ON VHDL LANGUAGE PROGRAMMING)*

Telah diperiksa untuk disetujui sebagai salah satu syarat untuk
memperoleh gelar Sarjana Teknik pada Jurusan Teknik Elektro
Institut Teknologi Telkom

Oleh:

Desia Ilmina Suprpto

111041088

Bandung, Agustus 2008

Disahkan oleh:

Pembimbing I

Pembimbing II

Koredianto Usman, ST., MSc.

NIK. 02750290-1

Iswahyudi Hidayat, ST., MT.

NIK. 02770269-1