DAFTAR ISI

HALAMAN JUDUL
LEMBAR PENGESAHAN

ABSTRAK ..... **i**

ABSTRACT ..... **ii**

KATA PENGANTAR ..... **iii**

UCAPAN TERIMAKASIH ..... **iv**

DAFTAR ISI ..... **vii**

DAFTAR GAMBAR ..... **x**

DAFTAR TABEL ..... **xii**

DAFTAR SINGKATAN ..... **xiii**

DAFTAR ISTILAH ..... **xiv**

DAFTAR LAMPIRAN ..... **xv**

BAB I PENDAHULUAN **1**

1.1 Latar Belakang 1
1.2 Perumusan Masalah 2
1.3 Pembatasan Masalah 2
1.4 Tujuan Penelitian 2
1.5 Metodologi Penelitian 3
1.6 Sistematika Pembahasan 3

BAB II DASAR TEORI **5**

2.1 DFT (*Discrete Fourier Transform*) 5
2.2 FFT (*Fast Fourier Transform*) 5
2.3 IFFT 64 Titik 9
2.4 Format Bilangan *Fixed-Point* 10
2.5 VHDL 12

BAB III PERANCANGAN DAN IMPLEMENTASI 13

3.1 Perancangan 13

3.1.1 IFFT 2 titik 14

3.1.2 IFFT 4 titik 14

3.1.3 IFFT 8 titik 16

3.1.4 IFFT 64 titik 18

3.1.5 *Controller* (*Adressing*) 19

3.1.6 *Stage* 20

3.1.7 Data Sel 21

3.1.8 RAM 22

3.1.9 Butterfly IFFT Radiks 2 22

3.1.10 ROM 23

3.1.11 *Adder* 24

3.1.12 *Subtractor* 25

3.1.13 *Multiplier* 25

3.1.14 *Complex Multiplier* 25

3.1.15 *Twiddle Multiplier* 26

3.1.16 Pengali Seper N 27

3.1.17 Test Bench 27

3.3 Simulasi 27

3.4 Sintesis 28

3.5 Kurva Fitting 30

BAB IV PENGUJIAN DAN ANALISA 31

4.1 Hasil Simulasi 31

4.1.1 Pengujian IFFT 2 titik 31

4.1.2 Pengujian IFFT 4 titik 33

4.1.3 Pengujian IFFT 8 titik 34

4.1.4 Pengujian IFFT 64 titik 35

4.1.4.1 Controlling 36

4.1.4.2 Datasel 37

4.1.4.3 RAM 37

4.1.4.4 Butterfly FFT Radiks 2 38
4.1.4.5 ROM 39
4.1.4.6 Twiddle Multiplier 39
4.1.4.7 Complex Multiplier (comp_mult) 40
4.1.4.8 Multiplier 40
4.1.4.9 Adder 41
4.1.4.10 Substractor 41
4.2 Sintesis 42
4.2.1 Hasil*Synthesize* 42
4.2.2 Hasil Rangkaian RTL Schematic 43
4.3 Kurva Fitting 45
BAB V KESIMPULAN DAN SARAN 49
5.1 Kesimpulan 49
5.2 Saran Pengembangan 49
Daftar Pustaka 50