

**SIMULASI *LOW DENSITY PARITY CHECK* (LDPC) CODE BERBASIS  
*FIELD PROGRAMMABLE GATE ARRAY* (FPGA)**

**(*SIMULATION OF LOW DENSITY PARITY CHECK (LDPC) CODE BASED  
ON FIELD PROGRAMMABLE GATE ARRAY (FPGA)*)**

**TUGAS AKHIR**

Disusun sebagai syarat untuk memperoleh gelar  
Sarjana Teknik pada Program Studi Teknik Telekomunikasi  
Institut Teknologi Telkom

Oleh

**REZA DYNASTI PRAMANA**

**111041036**

**Teknik Telekomunikasi**



**DEPARTEMEN TEKNIK ELEKTRO**

**INSTITUT TEKNOLOGI TELKOM**

**BANDUNG**

**2009**