PERANCANGAN DAN IMPLEMENTASI SISTEM PENGGERAK M OBIL PADA ROBOT BERGERAK PEMUNGUT SAMPAH BERBASIS FPGA

1st Wildan Lukmanul Hakim
D3 Teknologi Telekomunikasi
Universitas Telkom
Bandung, Indonesia
wildanlukman@student.telkomuniversity.ac.id

2nd Denny Darlis, S. SI., MT
D3 Teknologi Telekomunikasi
Universitas Telkom
Bandung, Indonesia
dennydarlis@telkomuniversity.ac.id

3rd Aris Hartaman, S.T., M.T.
D3 Teknologi Telekomunikasi
Universitas Telkom
Bandung, Indonesia
arishartaman@telkomuniversity.ac.id

***Abstrak* — Tugas Akhir ini bertujuan merancang dan mengimplementasikan sistem penggerak mobil pada robot pemungut sampah berbasis Field Programmable Gate Array (FPGA). Robot dikendalikan menggunakan media komunikasi Visible Light Communication (VLC), di mana perintah arah dari Ground Control Station (GCS) dikirim dalam bentuk karakter digital, kemudian diproses oleh FPGA untuk menghasilkan sinyal logika yang mengatur putaran motor DC melalui driver motor. Perangkat yang digunakan antara lain FPGA DE0-Nano, motor DC, dan driver motor MX1508, dengan logika kontrol diprogram menggunakan bahasa Verilog. Hasil pengujian menunjukkan bahwa keluaran logika FPGA bekerja pada level tegangan 3,3 V untuk kondisi HIGH dan 0 V untuk kondisi LOW. Pola logika kontrol 4-bit berhasil dibentuk sesuai arah perintah, seperti maju = 1010, mundur = 0101, kanan = 0110, kiri = 1001, dan stop = 0000. Uji reliabilitas perintah dengan 25 dan 50 percobaan menghasilkan tingkat kesalahan relatif kecil, hanya 1 hingga 3 kali kegagalan pada setiap jenis perintah. Pada permukaan datar, penyimpangan arah rata-rata 1° pada jarak 80–90 cm dan 2°–3° pada jarak 120–130 cm, sedangkan pada permukaan berkontur penyimpangan lebih besar, yakni 2°–3° pada jarak 40–50 cm dan 3°–6° pada jarak 120–130 cm dengan kecenderungan ke arah kanan.**

***Kata kunci*— FPGA, Robot Pemungut Sampah, Sistem Penggerak, Visible Light Communication**

I. PENDAHULUAN

Manusia tidak bisa lepas dari sampah, karena sebagian besar aktivitas manusia dan proses alam akan menghasilkan sampah. Hal ini terjadi baik di dalam ruangan maupun di luar ruangan [1]. Sampah adalah material sisa dari kegiatan manusia yang sudah tidak dapat dimanfaatkan, sehingga perlu untuk dikelola. Tanpa pengelolaan secara baik dan benar, sampah dapat menimbulkan kerugian karena dapat menyebabkan banjir, memperparah perubahan iklim, menghasilkan bau tidak sedap, merusak estetika, menurunkan sanitasi lingkungan, dan meningkatkan risiko berbagai penyakit [2].

Penelitian sebelumnya menunjukkan pemanfaatan FPGA sebagai pengendali utama mobile robot beroda empat dengan sensor ultrasonik, sedangkan penelitian ini berfokus pada perancangan dan implementasi sistem penggerak robot pemungut sampah berbasis FPGA yang dikendalikan melalui *Visible Light Communication* (VLC). Perintah dari *Ground Control Station* (GCS) dikirim melalui cahaya, diterima oleh modul VLC, lalu diproses FPGA menjadi sinyal logika digital untuk mengatur putaran motor DC. Penelitian ini dirumuskan untuk menjawab bagaimana merancang, mengimplementasikan, dan menguji performa sistem penggerak tersebut di lingkungan nyata, dengan tujuan agar robot mampu bergerak secara akurat dan efisien mendekati sampah. Adapun batasan penelitian ini yaitu pengujian dilakukan di ruang tertutup, robot hanya mampu mengambil sampah kecil, serta tidak membawa sampah ke tujuan akhir.

II. KAJIAN TEORI

A. Robot Bergerak

Robot Bergerak merupakan jenis robot yang memiliki kemampuan untuk berpindah dari satu lokasi ke lokasi lain. Robot Bergerak ini dapat dikategorikan menjadi dua tipe berdasarkan metode pergerakannya, yaitu robot yang menggunakan kaki dan robot yang menggunakan roda. Pada umumnya, robot menggunakan roda sebagai alat untuk bergerak [3]. Robot ini rancang untuk melakukan tugas tertentu yang bergerak secara fisik di berbagai lingkungan dan mampu menjalankan tugas secara mandiri atau menggunakan kendali jarak jauh. Robot ini dilengkapi dengan sistem penggerak dan sensor untuk mendukung atau mendeteksi lingkungan sekitar.

B. *Field Programmable Gate Array* (FPGA)

FPGA merupakan IC (Integrated Circuit) yang di dalamnya terdapat jutaan gerbang transistor terprogram yang dapat dikonfigurasi dan dibangun menjadi rangkaian gerbang logika dasar [4]. FPGA DE0-Nano adalah salah satu papan pengembangan berbasis FPGA Altera Cyclone IV yang dirancang oleh Terasic Technologies. Board ini ditujukan untuk pembelajaran, penelitian, dan pengembangan aplikasi digital dengan ukuran yang ringkas dan konsumsi daya rendah. DE0-Nano dilengkapi dengan chip FPGA Cyclone

IV EP4CE22F17C6N yang memiliki sekitar 22.320 logic elements, 594 Kbit RAM, dan fitur tambahan seperti 32 MB SDRAM, EEPROM, ADC 8-channel (12-bit), serta sensor akselerometer ADXL345 berbasis I2C.

C. *Driver Motor* MX1508

Driver motor adalah peningkat arus. Fungsi dari driver motor adalah untuk merubah sinyal kontrol dengan arus rendah menjadi arus yang lebih tinggi untuk menggerakkan motor [5]. Driver motor MX1508 merupakan modul pengendali motor DC dua kanal (dual-channel H-Bridge) yang berfungsi untuk mengatur arah dan kecepatan putaran motor. Modul ini memiliki kemampuan untuk mengendalikan dua buah motor DC secara independen. MX1508 bekerja pada rentang tegangan 2V hingga 10V dengan arus maksimum sekitar 1,5 A per kanal, sehingga cocok digunakan untuk aplikasi motor berdaya rendah seperti mobil robot mini atau sistem aktuator ringan. Pengendalian arah motor dilakukan dengan memberikan logika HIGH dan LOW pada dua pin input (IN1 dan IN2 untuk motor A, IN3 dan IN4 untuk motor B).

D. *Direct Current Motor*

Direct Current Motor atau Motor Arus Searah adalah suatu perangkat yang mengubah energi listrik menjadi energi kinetik atau gerakan (*motion*) [5]. Motor DC merupakan jenis motor listrik yang bekerja dengan menggunakan sumber tegangan arus searah untuk menghasilkan energi mekanik dalam bentuk putaran. Prinsip kerja motor DC didasarkan pada interaksi antara medan magnet dan arus listrik yang mengalir pada kumparan, yang menghasilkan gaya untuk memutar rotor.

E. Quartus

Quartus merupakan sebuah software yang digunakan untuk membuat simulasi rangkaian logika secara digital dengan memanfaatkan bahasa deskripsi yaitu VHDL ataupun Verilog [6]. Quartus merupakan sebuah perangkat lunak *Electronic Design Automation* (EDA) yang digunakan untuk merancang, mensimulasikan, serta mengimplementasikan rangkaian digital berbasis FPGA maupun CPLD. Quartus berperan penting sebagai alat bantu sintesis logika dan pemrograman perangkat keras menggunakan bahasa deskripsi perangkat keras seperti VHDL dan Verilog. Quartus memungkinkan pengguna untuk merancang sistem digital secara modular dan efisien. Selain itu, Quartus menyediakan fitur tambahan seperti pin planner, timing analyzer, dan SignalTap Logic Analyzer untuk mempermudah proses debugging dan verifikasi desain.

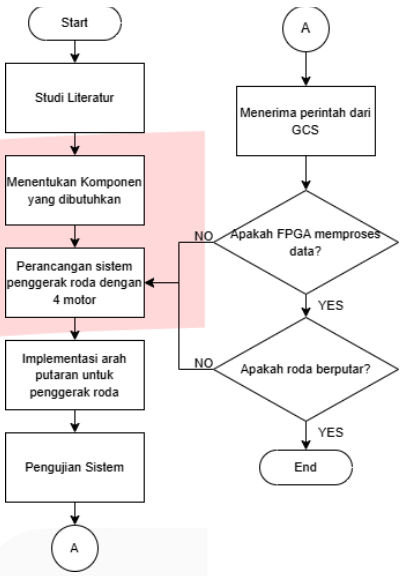
III. METODE

A. Arsitektur Sistem

Arsitektur sistem robot ini terdiri dari GCS sebagai pengirim perintah, VLC sebagai media komunikasi, serta FPGA, driver motor, motor DC, ESP32, dan sensor sebagai unit eksekusi. Perintah dari GCS dikirim dalam bentuk karakter ASCII melalui VLC, diterima robot, lalu diproses FPGA menjadi sinyal logika untuk menggerakkan motor sesuai instruksi. ESP32 berfungsi mengolah data sensor seperti ultrasonik dan MPU6050 serta mengendalikan aktuator tambahan, kemudian mengirimkan informasi kembali ke GCS melalui Wi-Fi. Dengan kombinasi ini, VLC digunakan sebagai jalur kendali utama satu arah, sedangkan komunikasi dua arah melalui ESP32 memungkinkan pemantauan kondisi robot secara real-time.

B. Tahapan perencanaan

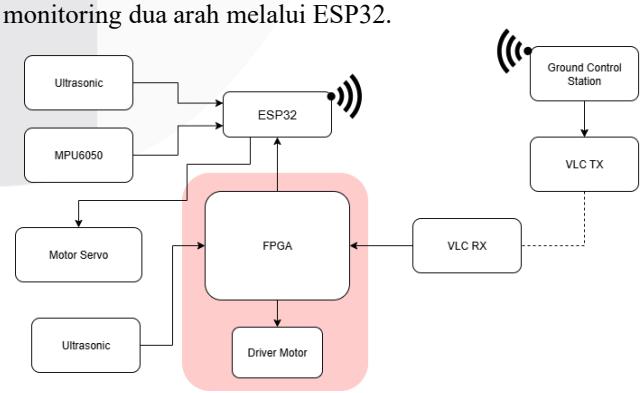
Tahapan perancangan dimulai dari pengumpulan literatur terkait teknologi VLC, FPGA, dan mikrokontroler. Selanjutnya dilakukan analisis kebutuhan komponen, perancangan skematik sistem, perakitan rangkaian, dan pengujian arah putaran roda.



Gambar 1.
Alur Perencanaan Sistem

C. Pemodelan Sistem

Pemodelan sistem ditunjukkan melalui diagram blok yang menggambarkan alur data dari *Ground Control Station* (GCS) dikirim melalui VLC TX, diterima oleh VLC RX, lalu diproses FPGA untuk menghasilkan sinyal kendali ke driver motor. Selain itu, ESP32 terhubung dengan sensor ultrasonik, MPU6050, dan motor servo untuk mendukung navigasi serta interaksi robot. Data sensor diproses oleh ESP32 dan dikirim kembali ke GCS melalui Wi-Fi, sehingga sistem memiliki jalur kendali utama lewat VLC (satu arah) dan jalur monitoring dua arah melalui ESP32.

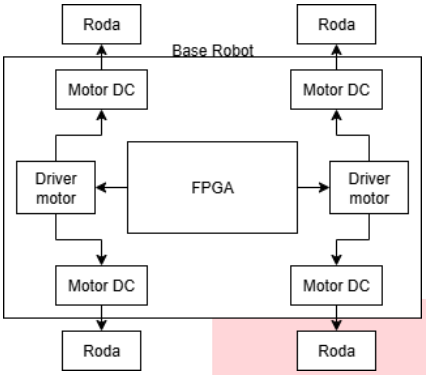


Gambar 2
Blok Diagram Sistem

D. Model Sistem Penggerak Robot

Sistem penggerak robot pemungut sampah menggunakan empat motor DC yang masing-masing terhubung ke roda. Motor dikendalikan melalui driver motor yang menerima

sinyal logika HIGH/LOW dari FPGA sebagai unit kendali utama. FPGA mengolah perintah dari sistem komunikasi lalu meneruskannya ke driver untuk mengatur arah gerak maju, mundur, kiri, atau kanan. Seluruh komponen mendapat pasokan dari power supply eksternal.

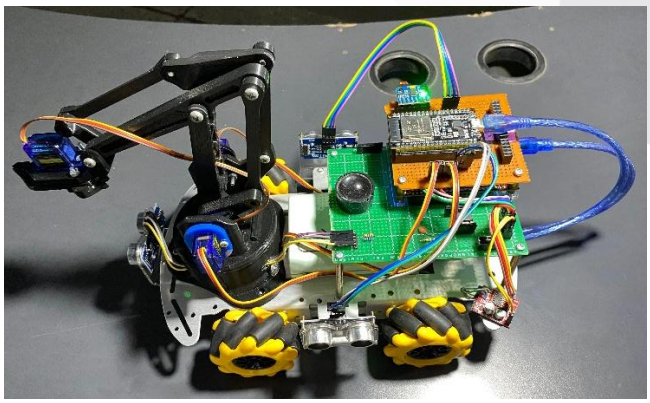


Gambar 3
Blok Diagram Penggerak Robot

IV. HASIL DAN PEMBAHASAN

A. Implementasi Sistem

FPGA pada sistem ini diprogram menggunakan perangkat lunak Quartus II, di mana file konfigurasi (.sof) diunggah melalui koneksi USB-Blaster hingga seluruh logika kendali arah yang ditulis dengan Verilog dapat dijalankan. FPGA berperan sebagai pengendali utama yang terintegrasi dengan modul penerima VLC untuk menerima perintah kendali jarak jauh. Data yang diterima diproses menjadi sinyal logika digital, kemudian diteruskan ke driver motor secara real-time. Driver motor dihubungkan dengan dua motor DC pada roda depan, dengan empat pin kontrol (IN1–IN4) yang berasal langsung dari output FPGA. Pin IN1 dan IN2 digunakan untuk mengatur arah putaran motor kanan, sedangkan IN3 dan IN4 mengatur motor kiri, sehingga memungkinkan pergerakan robot ke depan, mundur, atau berbelok sesuai instruksi. Sumber daya eksternal menyediakan tegangan dan arus yang cukup bagi driver dan motor, sementara FPGA sendiri memerlukan daya relatif kecil. Dengan konfigurasi ini, sistem dapat bekerja sesuai perancangan, di mana FPGA merespons input dari VLC dan mengaktifkan output kendali motor secara tepat waktu.



Gambar 3
Hasil Perancangan Robot

B. Pengujian Sistem

Hasil pengujian menunjukkan bahwa FPGA mampu menghasilkan tegangan output sesuai perintah dan berhasil menjalankan lima jenis perintah utama, yaitu maju, mundur, kanan, kiri, dan stop. Perintah maju, mundur, kanan, dan kiri menghasilkan logika HIGH 3,3 V sehingga motor berputar sesuai arah instruksi, sedangkan perintah stop menghasilkan logika LOW 0 V yang membuat motor berhenti.

Tabel 1
Tabel Perintah Gerak dan Tegangan Output Sistem FPGA

Perintah	Data diterima	Tegangan	Keterangan
Maju	f	3,3 V	Berhasil (Berputar)
Mundur	b	3,3 V	Berhasil (Berputar)
Kanan	r	3,3 V	Berhasil (Berputar)
Kiri	l	3,3 V	Berhasil (Berputar)
Stop	s	0 V	Berhasil (Diam)

Logika kontrol arah ditunjukkan melalui kombinasi sinyal digital 4-bit yang diproses FPGA dan diteruskan ke driver motor. Kombinasi tersebut adalah 1010 untuk maju, 0101 untuk mundur, 0110 untuk belok kanan, 1001 untuk belok kiri, dan 0000 untuk berhenti. Pola logika ini memastikan motor bergerak sesuai perintah yang diberikan.

Tabel 2
Tabel Logika Kontrol Motor untuk Arah Gerak Robot

Perintah	Driver motor depan	Driver motor belakang	Keterangan
Maju	1010	1010	↑ ↑ ↑ ↑
Mundur	0101	0101	↓ ↓ ↓ ↓
Kanan	0110	0110	↑ ↓ ↑ ↓
Kiri	1001	1001	↓ ↑ ↓ ↑
Stop	0000	0000	

Pengujian reliabilitas dilakukan sebanyak 25 dan 50 kali percobaan untuk setiap perintah, dengan hasil tingkat keberhasilan yang tinggi. Sebagian besar perintah dapat dieksekusi dengan baik, meskipun terdapat sedikit kesalahan sebanyak 1–4 kali pada tiap jenis perintah. Hal ini menunjukkan bahwa sistem cukup andal dan konsisten dalam mengeksekusi instruksi.

Tabel 3
Error Rate pada Pemrosesan Data

Perintah uji	Jumlah Percobaan	Berhasil	Gagal
Maju	25	23	2
	50	47	3

Perintah uji	Jumlah Percobaan	Berhasil	Gagal
Mundur	25	24	1
	50	48	2
Kanan	25	23	2
	50	46	4
Kiri	25	24	1
	50	47	3
Stop	25	24	1
	50	48	2

Pada pengujian di permukaan datar, robot mampu bergerak relatif lurus dengan penyimpangan arah yang kecil, sekitar 1° pada jarak 80–90 cm dan meningkat menjadi 2°–3° pada jarak 120–130 cm. Namun, pada permukaan berkontur, penyimpangan lebih besar, yaitu 2°–3° pada jarak 40–50 cm dan mencapai 5°–6° pada jarak 120–130 cm, dengan kecenderungan belok ke kanan akibat faktor mekanis roda dan ketidakrataan permukaan.

Tabel 4
Hasil Pengujian Robot pada Medan Datar

Perintah Uji	Jarak(cm)	Arah	Derajat
Maju	40-50	Depan	0°
	80-90	Belok Kanan	1°
	120-130	Belok kanan	2° - 3°

Tabel 5
Hasil Pengujian Robot pada Medan Berkontur

Perintah Uji	Jarak(cm)	Arah	Derajat
Maju	40-50	Belok kanan	2°- 3°
	80-90	Belok kanan	3° - 4°
	120-130	Belok kanan	5° - 6°

V. KESIMPULAN

Kesimpulan dari penelitian ini adalah sistem penggerak robot pemungut sampah berbasis FPGA dengan komunikasi *Visible Light Communication* (VLC) berhasil dirancang dan diimplementasikan. FPGA mampu menerjemahkan perintah dari *Ground Control Station* menjadi sinyal logika digital yang mengendalikan motor DC melalui driver motor, sehingga lima perintah utama (maju, mundur, kiri, kanan, dan stop) dapat dijalankan dengan baik. Hasil pengujian menunjukkan keluaran tegangan stabil, pola logika sesuai rancangan, serta tingkat keberhasilan eksekusi perintah tinggi dengan sedikit kesalahan. Pada medan datar robot bergerak cukup lurus dengan penyimpangan kecil, sedangkan pada medan berkontur penyimpangan lebih besar akibat kondisi permukaan. Sistem ini terbukti bekerja real-time, responsif, dan andal dalam mendukung pergerakan robot.

REFERENSI

[1] R. S. Ketaren and F. Thalib, "Rancang Bangun Prototipe Robot Pemungut Sampah," *J Teknol*, vol. 8, no. 2, pp. 121–132, 2021, Accessed: Feb. 08, 2025. [Online]. Available: https://doi.org/10.31479/jtek.v1i8.60

[2] S. A. Yudistirani, L. Syaufina, and S. Mulatsih, "Desain Sistem Pengelolaan Sampah melalui Pemilahan Sampah Organik dan Anorganik Berdasarkan Persepsi Ibu-ibu Rumah Tangga," *KONVERSI*, vol. 4, no. 2, pp. 29–42, Oct. 2015.

[3] R. Valentino, "Pengembangan Semi Autonomous Mobile Robot Untuk Mengambil Objek Dengan Mempertimbangkan Berat Objek," Surabaya, Jun. 2016.

[4] M. U. NUHA, H. A. DHARMAWAN, and S. P. SAKTI, "Desain ADC SAR 10-Bit Dua Kanal Simultan menggunakan Board FPGA Altera DE10," *ELKOMIKA: Jurnal Teknik Energi Elektrik, Teknik Telekomunikasi, & Teknik Elektronika*, vol. 10, no. 1, p. 16, Jan. 2022, doi: 10.26760/elkomika.v10i1.16.

[5] N. Soedjarwanto, F. X. A. Setyawan, C. R. Harahap, and N. A. Riantama, "Pengendalian Kecepatan Motor Dc Menggunakan Buck-Boost Converter Berbasis Iot," *Jurnal Informatika dan Teknik Elektro Terapan*, vol. 11, no. 3, pp. 943–950, Sep. 2023.

[6] A. Zubair, A. Achmad, and F. Arya Samman, "Ultrasonic Cleaner Berbasis Field Programable Gate Array (FPGA)," *Jurnal Penelitian Enjiniring*, vol. 21, no. 02, Nov. 2017, [Online]. Available: www.altera.com