

DAFTAR GAMBAR

Gambar 2.1	Diagram konseptual aplikasi PLC	5
Gambar 2.2	Elemen-elemen dasar PLC.....	6
Gambar 2.3	Siklus penelusuran PLC.....	9
Gambar 2.4	Board FPGA XuLA dan FPGA Xilinx Spartan-3 XC3S200A.....	11
Gambar 2.5	Arsitektur keluarga Spartan-3 FPGA.....	12
Gambar 2.6	Arsitektur Configureable Logic Blocks.....	14
Gambar 2.7	Blok fungsi DCM.....	17
Gambar 2.8	Diagram fungsional DLL.....	18
Gambar 2.9	Pin pada serial port.....	21
Gambar 3.1	Diagram alir pengerjaan sistem.....	24
Gambar 3.3	Ladder Diagram Simulasi.....	25
Gambar 3.3	Ladder Diagram yang diberikan input pattern.....	27
Gambar 3.4	Blok Diagram PLC Sederhana.....	31
Gambar 3.5	Diagram Alir sistem PLC Sederhana	32
Gambar 3.6	Diagram Proses Eksekusi Instruksi.....	32
Gambar 3.7	Blok Serial UART RS23.....	34
Gambar 3.8	Mode Controller.....	34
Gambar 3.9	Blok Buffer 16 bit.....	35
Gambar 3.10	Blok Dual Port RAM.....	35
Gambar 3.11	Blok One Rung Detector.....	36
Gambar 3.12	Blok Counter.....	36
Gambar 3.13	Blok <i>Processor</i>	37
Gambar 3.14	Blok Register Output.....	37

Gambar 3.15	Blok Digital Clock Manager.....	38
Gambar 4.1	Sistem PLC Dari Atas.....	39
Gambar 4.2	Sistem PLC Dari Bawah.....	39
Gambar 4.3	Tampilan Blok Sistem PLC Hasil Sintesa.....	40
Gambar 4.4	Tampilan Blok <i>Processor</i> dan Blok Pendukung PLC	
	Sederhana.....	40
Gambar 4.5	PLC Sederhana berbasis FPGA beserta modul I/O.....	44
Gambar 4.6	Ladder Diagram Yang diberikan input pattern.....	45
Gambar 4.7	Simulasi Isim yang Diberikan Input Pattern.....	46
Gambar 4.8	Pengujian Menggunakan perubahan output terhadap input	
	menggunakan Logic Analyzer.....	47
Gambar 4.9	Pengujian Menggunakan Logic Analyzer yang diberikan	
	input Pattern.....	48
Gambar 4.10	Pengujian Kecepatan Eksekusi Instruksi.....	49
Gambar 4.11	Pengujian kecepatan eksekusi Instruksi.....	50
Gambar 4.12	Hasil Keluaran Logic Analyzer.....	51
Gambar 4.13	Hasil Keluaran Software Isim.....	52