

ABSTRAK

Pada umumnya teknologi telekomunikasi sekarang ini melakukan pengiriman data secara nirkabel. I/FFT merupakan metode pemecahan sinyal diskrit yang digunakan pada teknologi WIMAX (802.16e). Selama ini FFT hanya dipandang sebagai suatu sistem komputasi namun sekarang FFT sudah menjadi sesuatu yang sangat penting terutama pada komunikasi yang menggunakan BWA (*Broadband Wireless Acces*).

Dalam pembuatan desain *fast fourier transform* dan *Inverse fast fourier transform* di gunakan metode algoritma Cooley-Tukey, dimana spesifikasi yang digunakan mengacu pada 802.16e (1024 titik radiks-4) dengan menggunakan Xilinx Virtex-4 XCVLX25 pada *board Field Programmable Gate Array* (FPGA) dengan menggunakan bahasa *VHSIC Hardware Description Language* (VHDL). Desain dengan VHDL ini memodelkan sistem sesuai dengan kebutuhan dari sistem prosesor I/FFT 1024 titik dan mensimulasikannya dengan ModelSim sebelum perangkat lunak sintesis menerjemahkan desain dalam *hardware*. Kemudian hasil simulasinya dibandingkan dengan pemodelan yang telah dilakukan di MATLAB.

Dari hasil pemodelan dan simulasi maka dilakukan sintesis pada tingkat hardware FPGA dengan Xilinx *Shynthesize Tools*. Dari hasil sintesa blok sistem prosesor I/FFT 1024 titik radiks-4 didapatkan jumlah *resource* yang dibutuhkan adalah jumlah *slice* 1%, jumlah *slice flip-flop* 1%, jumlah 4 LUT (*Look Up Table*) 1%, dan jumlah IOB 27% dengan error bit maksimum untuk FFT sebesar 5,95% sedangkan pada IFFT 0,1%. Secara keseluruhan, penelitian ini telah membuktikan bahwa I/FFT 1024 titik dengan menggunakan *resource* seminimal mungkin sehingga memungkinkan untuk pengembangan aplikasi dan *power*. Namun pada proses pengujiannya membutuhkan blok ADC/DAC.

Kata kunci: WiMAX, FPGA, VHDL, BWA, *Fast Fourier Transform*, *Inverse Fast Fourier Transform*.