

ABSTRAKSI

Seiring dengan perkembangan teknologi, penggunaan citra digital semakin luas dalam berbagai bidang, antara lain dalam bidang kedokteran, telekomunikasi, dan seni. Dalam bidang telekomunikasi, beberapa aplikasi yang berkaitan dengan citra digital ini yaitu sistem konferensi video (*video conferencing system*), kamera keamanan jarak jauh, layanan pesan multimedia (*multimedia messaging service*), dan lain sebagainya. Akan tetapi, jumlah informasi yang terkandung pada citra digital untuk layanan-layanan di atas cukup besar apabila kita bandingkan dengan *bandwidth* yang tersedia dalam transmisi komunikasi nirkabel. Selain itu, media penyimpanan yang terdapat di pasaran pun juga terbatas. Oleh karena itu, kita membutuhkan sebuah cara untuk mengurangi kapasitas penyimpanan tanpa mengurangi kualitas citra tersebut.

Pengolahan citra menggunakan Transformasi Wavelet Diskrit dua dimensi telah berkembang sebagai alat yang efektif dan *powerfull* dalam banyak aplikasi khususnya dalam pengolahan citra dan kompresi. Hal ini dikarenakan agar proses komputasinya yang efisien dicapai dengan faktor transformasi wavelet ke dalam *lifting steps*. *Lifting scheme* memfasilitasi kecepatan tinggi dan implementasi yang efisien dari transformasi wavelet dan menarik keduanya antara *throughput* yang tinggi dan dayanya yang rendah dalam aplikasi.

Sistem rangkaian Encoder Decoder citra yang dituangkan pada kode-kode VHDL dapat disimulasi dan bekerja sesuai spesifikasi. Melihat dari sample data hasil rekonstruksi pertama, hardware berkerja dengan nilai dari *MSE* citra terekonstruksi sebesar 2135,915 dan nilai *PSNR* yang didapatkan 14,83 dB sedangkan untuk sample citra kedua diperoleh nilai *MSE* sebesar 3708,298 dan nilai *PSNR* yang diperoleh yaitu 12,43906. Kode VHDL yang dibangun pun dapat disintesis dan diimplementasikan pada FPGA XST-3S1000 dengan *resource* FPGA yang digunakan sebesar 65%. Mengingat frekuensi maksimum yang dapat digunakan sebesar 116,471 Mhz, *hardware* ini dapat menggunakan *clock* sistem yang tersedia pada board XST-3S1000 yaitu 100 Mhz.

Kata Kunci : FPGA, Wavelet, VHDL, PSNR
