

ABSTRAK

Prosesor merupakan salah satu komponen perangkat keras utama dari sistem komputer yang mempunyai fungsi untuk pengontrolan dan pengolahan data. Sedangkan *soft processor* adalah prosesor yang dapat disintesis, diprogram, dan disimulasikan lewat suatu bahasa pemrograman untuk kemudian ditanamkan pada sebuah chip semikonduktor berisi logika yang dapat diprogram ulang seperti teknologi FPGA.

OpenRISC 1200 (OR1200) adalah sebuah *soft processor* yang arsitekturnya kini dikembangkan oleh komunitas *Opencores.org*. Arsitektur OR1200 adalah implementasi *open source* dari arsitektur *OpenRISC 1000* dibawah lisensi *GNU Lesser General Public License (LGPL)*. *OpenRISC Reference Platform System-on-Chip (ORPSoC)* adalah suatu bentuk arsitektur *platform* yang dapat mengimplementasikan *OpenRISC*.

Field Programable Gate Array (FPGA) merupakan suatu *Integrated Circuit (IC)* yang dibuat agar dapat diprogram berulang kali sesuai dengan kebutuhan. Karakteristik *FPGA* ini yang menjadi kelebihanannya dari produk *IC* yang lain yaitu lebih murah karena dapat diprogram kembali untuk memperbaiki sistem jika terjadi *bugs*.

Tugas akhir ini membahas mengenai perancangan dan implementasi arsitektur umum dari *openRISC 1200 soft processor* dalam bentuk implementasi *System-on-Chip* pada FPGA. Sistem dapat berjalan di *FPGA Xilinx Spartan-6 LX45* board *Atlys™*. Hal ini dapat dilihat dengan melakukan pengujian, yaitu menjalankan program aplikasi sederhana pencacah bilangan prima. Dan hasilnya adalah keluaran pada FPGA sama dengan keluaran hasil simulasi pada *or1ksim*. Dan pada simulasi dapat dilihat bahwa prosesor *OpenRISC* bekerja menjalankan program aplikasi tersebut dengan *ISA* sesuai standar *OpenRISC*.

Berdasarkan hasil sintesis pada FPGA, resource yang dibutuhkan oleh prosesor *OpenRISC* untuk diimplementasikan di FPGA adalah berikut: jumlah slice 4379, jumlah flip-flop pada slice 6721, dan jumlah LUTs pada slice 12534.

Kata kunci : *OpenRISC, SoC, FPGA, Spartan-6, Atlys.*