

## ABSTRAK

*Low Density Parity Check* atau LDPC merupakan teknik *channel coding* yang dikembangkan oleh Robert G. Gallager pada tahun 1962. LDPC dikenal akan kemampuannya sebagai teknik pengkode yang terdekat untuk mencapai maksimum dari *Shannon capacity*. Oleh karena itu, LDPC sangat tepat untuk digunakan pada *high data rate* dan *high channel noise*. Selain kemampuan untuk mencapai kapasitas maksimum *Shannon*, LDPC juga dikenal sebagai teknik *channel coding* yang memiliki kompleksitas pada implementasi yang rendah.

Tugas akhir ini bertujuan untuk merancang arsitektur dan mengimplementasikan teknik pengkode dan pendekode LDPC pada FPGA Cyclone II. Metode koreksi *error* yang digunakan pada implementasi adalah algoritma *message passing*. Proses implementasi menggunakan dua jenis *code rate* yaitu *code rate*  $\frac{1}{2}$  dan *code rate*  $\frac{3}{4}$ . Pada *code rate*  $\frac{1}{2}$ , matriks yang digunakan adalah matriks 4x8, matriks 8x16, dan matriks 24x48. Pada *code rate*  $\frac{3}{4}$ , matriks yang digunakan adalah matriks 4x16.

Hasil pengujian menunjukkan sistem berhasil diimplementasikan dengan baik pada FPGA Cyclone II. Implementasi sistem dengan algoritma *message passing* dapat melakukan koreksi *error* untuk lebih dari satu *bit error*. Frekuensi kerja matriks 4x8 adalah 1,35 MHz. Frekuensi kerja matriks 8x16 adalah 0,909 MHz. Frekuensi kerja matriks 24x48 adalah 0,156 MHz. Frekuensi kerja matriks 4x16 adalah 1,35 MHz.

**Kata kunci** : *Code rate*, FPGA Cyclone II, LDPC, *message passing*