

IMPLEMENTASI EMI FILTER UNTUK MENINGKATKAN EFISIENSI DAN MEREDUKSI HARMONISA PADA PENYEARAH TERKENDALI SATU FASA PENUH

(IMPLEMENTASI OF EMI FILTER IMPROVE EFFICIENCY AND REDUCE HARMONICS AT SINGLE PHASE FULL OF CONTROLLED RECTIFIER)

Muhammad FarizIrza¹ Erwin Susanto.,S.T.,M.T.,PhD.² Ekki Kurniawan, SSi., MT.³
 (muhfarizirza@gmail.com) (ews@ittelkom.ac.id) (eki@itt.ac.id)
 Jurusan Teknik Elektro – Fakultas Teknik – Universitas Telkom
 Jl. Telekomunikasi, Dayeuh Kolot Bandung 40257 Indonesia

ABSTRAK

Penelitian ini mengimplementasikan emi filter pada penyearah terkendali satu fasa *full converter* di orde frekuensi harmonisa ke tiga (150 Hz). Sebelum pemasangan filter, efisiensi daya maksimal penyearah terkendali ini sebesar 87%; dan setelah pemasangan filter karakteristik I, efisiensi daya menurun menjadi 83%, dan pada filter karakteristik II, efisiensi meningkat menjadi 91%. Berikutnya, harmonisa diukur dengan *harmonic meter*. Hasil pengukuran menunjukkan %THDv maksimal sebesar 0,7% dan %THDi maksimal sebesar 27%, sebelum pemasangan filter. Dan sesudah pemasangan emi filter karakteristik I, %THDv maksimal meningkat menjadi 4,1% dan %THDi maksimal meningkat menjadi 22%. Pada emi filter karakteristik II %THDv maksimal 0,9% dan %THDi maksimal menjadi 27,4%. Jadi, pemasangan emi filter karakteristik I menghasilkan %THDv yang tidak memenuhi standar harmonisa tegangan yang diizinkan, yaitu dibawah 3%. dan %THDi belum memenuhi standar harmonisa arus yang diizinkan, yaitu dibawah 20%. Pada karakteristik II menghasilkan %THDv yang memenuhi standar 0,7% namun %THDi belum menghasilkan yang memenuhi standar.

Kata kunci : Emi Filter, Harmonisa, Total Harmonic Distortion, IEEE 519-1992..

ABSTRACT

This study implements the emi filter at rectifier controlled single phase full-order harmonic distortion frequency converters in the three (150 Hz). Before fitting the filter, maximum controlled rectifier power efficiency of 87%; and after installation of the filter characteristic I, power efficiency is decreased to 83%, and after the second installation characteristic II of the filter, power efficiency is increased to 91%. After that, harmonic distortion can be measure using harmonic meter. Value of the measurement displaying that %THDv maximum is 0,7% and %THDi maximum is 27%, before the installation of the filter. And after the installation of emi filter characteristic I, %THDv maximum is increased up to 4,1% and %THDi maximum is increased up to 22%. In emi filter characteristic II %THDv maximum is 0,9% and %THDi maximum is became 27,4%. So, the installation of emi filter characteristic I is generating %THDv that does not meet the standards of voltage harmonic distortion is permitted, i.e. under 3%. And %THDv does not meet the standards of currents harmonic distortion, that below 20%. In the characteristic II having a value that meet the standard until 0,7 % but %THDi does not value something that meet the standards.

Keywords : EMI Filter, Harmonic Distortion, Total Harmonic Distortion, IEEE 519-1992

I. PENDAHULUAN

1.1 Latar Belakang

Dalam perkembangan teknologi seperti saat ini, peralatan listrik yang berbasis elektronika daya berkembang pesat, karena mempunyai efisiensi yang tinggi dan perancangannya lebih kritis atau sesuai kebutuhan. Beberapa peralatan tersebut membutuhkan arus searah yang terkontrol agar lebih efisien, sementara yang tersedia merupakan sumber arus bolak-balik, sehingga dibutuhkan konverter ac-dc yang terkontrol. Salah satu konverter ac-dc yang terkontrol yang memiliki efisiensi tinggi adalah penyearah terkendali satu fasa *full converter*. Pemakaian konverter ac-dc yang di dalamnya mengandung komponen *semiconductor switch* seperti *thyristor* yang disebut dengan beban *non-linear*. Penggunaan beban *non-linear* akan menginterferensi gelombang fundamental dan

amplitudo dari arus maupun tegangan sehingga menjadi tidak sinusoidal lagi dan hal ini biasa disebut harmonisa.

Gangguan harmonisa ini merupakan salah satu permasalahan *electromagnetic compability (EMC)*, elektromagnetik dapat terjadi secara internal maupun eksternal. Gangguan tersebut dapat mengancam keselamatan operator, komponen-komponen elektronik yang lain, bahkan dapat memicu ledakan pada peralatan.

Oleh karena pemakaian beban *non-linear* pada sistem kelistrikan saat ini, maka dapat diperkirakan akan terdapat kandungan harmonisa pada sistem kelistrikan. Jika harmonisa terjadi pada suatu sistem melebihi batas yang diijinkan akan menyebabkan beberapa masalah, antara lain terganggu kerja peralatan listrik lainnya yang terpasang pada sumber tegangan yang sama, pemanasan pada kawat netral

dan transformator, faktor daya sistem rendah, kerusakan sejak dini pada peralatan elektronik, interferensi pada sistem telekomunikasi, kesalahan pada sistem proteksi, kerusakan pada *capacitor bank*, menimbulkan rugi-rugi pada sistem meningkat, dan penggunaan energi listrik menjadi tidak efisien. Jadi, harus diupayakan agar % THD (Total Harmonic Distortion) arus dan tegangan yang dibangkitkan oleh konverter ac-dc ini sesuai acuan standar IEEE 519-1992.

Untuk mengatasi berbagai persoalan yang ditimbulkan oleh adanya harmonisa pada sistem kelistrikan, dapat dilakukan dengan menggunakan emi filter pada suatu sistem tenaga listrik yang mengandung sumber-sumber harmonisa agar mengurangi kandungan harmonisa pada sistem tersebut sampai memenuhi suatu standarisasi batasan harmonisa yang diijinkan. Penggunaan emi filter tersebut merupakan salah satu solusi yang tepat untuk mengurangi harmonisa karena filter pasif memiliki kinerja yang sensitive terhadap impedansi sistem. Selain itu, filter pasif pada frekuensi fundamental dapat mengkompensasi daya reaktif dan dipergunakan untuk memperbaiki faktor daya sistem..

1.2 Tujuan Penelitian

Tujuan dari penelitian ini adalah :

- a. Merancang penyearah terkendali satu fasa penuh
- a. Mengetahui nilai %THDi dan THDv arus dan tegangan pada penyearah terkendali satu fasa.
- b. Mendapatkan nilai emi filter untuk mengurangi harmonisa yang diakibatkan beban *non-linear* berdasarkan monitoring % THD arus dan tegangan.
- c. Implementasi emi filter untuk meningkatkan efisiensi dan mereduksi harmonisa.

1.3 Rumusan Masalah

Rumusan masalah yang menjadi acuan dalam penelitian ini, yaitu :

- a. Bagaimana menentukan nilai komponen filter yang akan di rancang Bagaimana tingkat %THD (%Total Harmonic Distortion) arus dan tegangan sesuai acuan standar IEEE 519-1992.
- b. Bagaimana cara mendesain filter pasif LCL untuk meredam harmonisa dalam sistem kelistrikan.
 - a. Bagaimana merancang emi filter yang meningkatkan efisiensi dan mereduksi harmonisa
 - b. Bagaimana perubahan harmonisa yang terjadi terhadap pemasangan EMI filter pada penyearah terkendali satu fasa

1.4 Batasan Masalah

Pada penelitian ini, masalah-masalah yang akan dibahas akan dibatasi pada:

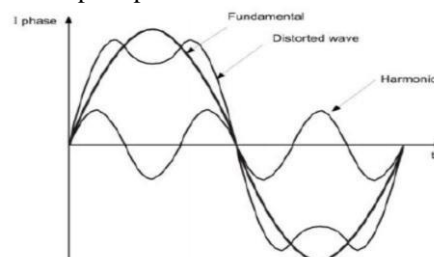
- a. Perancangan penyearah terkendali satu fasa penuh menggunakan SCR BT 151-500R dengan input 64 volt AC dengan beban motor DC
- b. Rangkaian kontrol SCR menggunakan kontrol analog dengan IC TCA 785.
- c. Perancangan emi filter yang akan digunakan untuk mereduksi harmonisa
- d. Analisa dilakukan dengan menggunakan standar yang dikeluarkan oleh IEEE dalam kaitannya dengan harmonisa.

II. LANDASAN TEORI

2.1 Harmonisa^[7]

Pada sistem tenaga listrik, daya yang didistribusikan adalah pada level tegangan dengan frekuensi tunggal (50 Hz atau 60 Hz) ,tetapi karena perkembangan beban listrik yang semakin pesat dan kompleks, terutama penggunaan beban-beban non linier, akan menimbulkan perubahan pada bentuk gelombang sinusoidalnya.

Cacat gelombang yang disebabkan oleh interaksi antara bentuk gelombang sinusoidal sistem dengan komponen gelombang lain yang disebabkan oleh pemakaian beban non linier lebih dikenal dengan harmonisa, dengan kata lain harmonisa adalah komponen gelombang arus atau tegangan sinusoidal yang frekuensinya merupakan kelipatan bilangan bulat dari frekuensi fundamentalnya. Misalnya bila frekuensi fundamentalnya 50 Hz maka harmonisa ke-2 adalah gelombang sinusoidal dengan frekuensi 100 Hz, harmonisa ke-3 gelombang sinusoidal dengan frekuensi 150 Hz dan seterusnya. Hal ini dapat dijelaskan seperti pada Gambar 2.1



Gambar 2.1 Bentuk Gelombang Fundamental, Gelombang Harmonisa, dan Gelombang Fundamental Terdistorsi.

2.2 Perhitungan Harmonisa^[7]

Harmonisa dihasilkan oleh beberapa beban tidak linier atau alat yang mengakibatkan arus tidak sinusoidal. Untuk menentukan besar *Total Harmonic Distortion (THD)* dari perumusan analisa deret *Fourier* untuk tegangan dan arus dalam fungsi waktu, yaitu :

$$v(t) = V_0 + \sum_{n=1}^{\infty} V_n \cos(n\omega t + \theta_n) \dots (2.1)$$

Dimana : V_0 = Komponen *dc* dari gelombang tegangan (V)

$$i(t) = I_0 + \sum_{n=1}^{\infty} I_n \cos(n\omega t + \phi_n) \dots \dots (2.2)$$

Dimana : I_0 = Arus *dc* (A)

Tegangan dan arus *rms* dari gelombang sinusoidal yaitu nilai puncak gelombang dibagi $\sqrt{2}$ dan secara deret *Fourier* untuk tegangan dan arus yaitu:

$$V_{rms} = V_0^2 + \sqrt{\sum_{n=1}^{\infty} \left(\frac{V_n}{\sqrt{2}}\right)^2} \dots \dots \dots (2.3)$$

$$I_{rms} = I_0^2 + \sqrt{\sum_{n=1}^{\infty} \left(\frac{I_n}{\sqrt{2}}\right)^2} \dots \dots \dots (2.4)$$

THD tegangan dan arus didefinisikan sebagai nilai *rms* harmonisa di atas frekuensi fundamental dibagi dengan nilai *rms* fundamentalnya, dengan tegangan *dc*-nya diabaikan. *THD* tegangan sebagai persamaan 2.5.

$$THD_v = \frac{\sqrt{\sum_{n=2}^{\infty} (V_{rms})^2}}{V_1} \dots \dots \dots (2.5)$$

Dengan mengabaikan tegangan *dc* (V_0) dan nilai V_{rms} digantikan dengan $\frac{V_n}{\sqrt{2}}$ pada Persamaan (2.5), sehingga *THD_v* dapat dituliskan dalam persamaan 2.6.

$$THD_v = \frac{\sqrt{\sum_{n=2}^{\infty} \left(\frac{V_n}{\sqrt{2}}\right)^2}}{\frac{V_1}{\sqrt{2}}} \dots \dots \dots (2.6)$$

Dan *THD* arus sebagai persamaan 2.7.

$$THD_i = \frac{\sqrt{\sum_{n=2}^{\infty} (I_{rms})^2}}{I_1} \dots \dots \dots (2.7)$$

Dengan mengabaikan arus *dc* (I_0) dan nilai I_{rms} digantikan dengan $\frac{I_n}{\sqrt{2}}$ pada Persamaan (2.7), sehingga *THD_i* dapat dituliskan dalam persamaan 2.8.

$$THD_i = \frac{\sqrt{\sum_{n=2}^{\infty} \left(\frac{I_n}{\sqrt{2}}\right)^2}}{\frac{I_1}{\sqrt{2}}} \dots \dots \dots (2.8)$$

2.3 Standar Harmonisa^[5]

Standar harmonisa yang digunakan pada penelitian ini adalah standar dari IEEE 519-1992. Ada dua kriteria yang digunakan untuk mengevaluasi distorsi harmonisa yaitu batas harmonisa untuk arus (*THDi*) dan batas harmonisa untuk tegangan (*THDv*). Batas untuk harmonisa arus ditentukan oleh perbandingan arus hubung singkat yang ada pada PCC (Point of Common Coupling). Untuk batas harmonisa tegangan ditentukan dari besarnya tegangan sistem yang terpasang atau dipakai. Standar harmonisa yang diizinkan untuk arus dan tegangan berdasarkan IEEE Std 519-1992 dapat dilihat pada tabel di bawah ini:

Tabel 2.1 Batas Distorsi Arus Harmonisa untuk Sistem Distribusi Umum (120 V sampai 69 kV)
Current Distortion Limits for General Distribution Systems (120V Through 69,000V)

I_{sc}/I_L	Maximum Harmonic Current Distortion in Percent of I_L					TDD
	Individual Harmonic Order (Odd)					
	<11	11<=h<17	17<=h<23	23<=h<35	35<=h	
<20	4.0	2.0	1.5	0.6	0.3	5.0
20<50	7.0	3.5	2.5	1.0	0.5	8.0
50<100	10.0	4.5	4.0	1.5	0.7	12.0
100<1000	12.0	5.5	5.0	2.0	1.0	15.0
>1000	15.0	7.0	6.0	2.5	1.4	20.0

Even harmonics are limited to 25% of the odd harmonic limits above where
 I_{sc} = maximum short circuit current at PCC
 I_L = maximum demand load current (fundamental frequency component) at

Tabel 2.2 Batas Distorsi Tegangan

Bus Voltage at PCC	Individual Voltage Distortion (%)	Total Harmonic Voltage Distortion THD (%)
69 kV and below	3.0	5.0
69.00001 kV through 161 kV	1.5	2.5
161.001 kV and above	1.0	1.5

(Sumber: IEEE Recommended Practices And Requirements, 2004 : 78)

%*THDV* adalah persentase jumlah total tegangan yang terdistorsi oleh harmonisa dan %*THDI* adalah persentase jumlah total arus yang terdistorsi oleh harmonisa. De La Rosa mendefinisikan *THD* dengan persamaan:

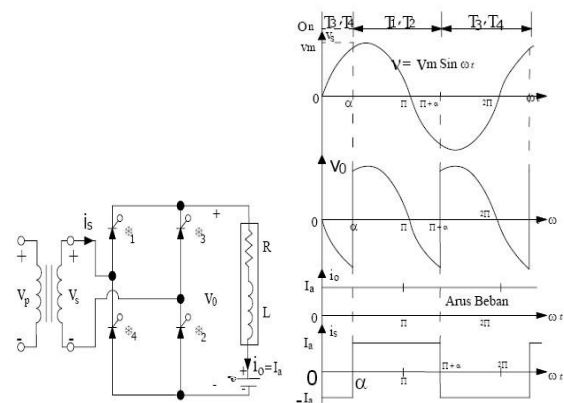
$$THD_v = \frac{\sqrt{\sum_{h=2}^{\infty} (V_h)^2}}{V_1} \times 100\% \dots \dots \dots (2.9)$$

$$THD_i = \frac{\sqrt{\sum_{h=2}^{\infty} (I_h)^2}}{I_1} \times 100\% \dots \dots \dots (2.10)$$

2.4 Penyearah Terkendali Satu Fasa penuh

Penyearah terkontrol penuh satu fasa tersusun dari 4 buah thyristor dan 1 dioda *freewheeling* seperti pada gambar 2.2, digunakan untuk mensuplai daya listrik pada lilitan jangkar dimana tegangan lilitan jangkar digunakan untuk mengatur kecepatan putar motor arus searah baik untuk *starting* maupun *running* saat kerja pada kalang terbuka (*openloop*). Tegangan arus searah (*Vdc*) atau tegangan keluaran (*Vo*) diperoleh dari persamaan 2.11.

$$V_{dc} = \frac{V_m}{\pi} [1 + \cos(\alpha)] \dots \dots (2.11)$$



(a) Rangkaian (b) Bentuk Gelombang

Gambar 2.2 Full Converter Satu Fasa 2.5 Filter EMI^[6]

Electromagnetic interference (EMI) dapat dikurangi sampai tingkat yang sesuai menggunakan rangkaian filter yang biasanya disebut EMI atau RFI filter. EMI filter adalah rangkaian low pass filter dengan kumparan yang dipasang seri dan kapasitor yang dipasang paralel. Filter ini umumnya dapat dibagi menjadi dua kelompok. Kelompok pertama disebut data filter – biasanya dipakai di sistem telekomunikasi. EMI data filter dijalankan dengan konfigurasi low pass filter (rangkaiannya LC). Dikarenakan filter ini dibangun untuk beban dan impedansi generator yang konstan, desain dan optimisasi dari filter ini dapat direalisasikan menurut prosedur desain dan optimisasi yang telah diketahui. Kelompok kedua dari EMI filter adalah filter yang digunakan dalam elektronika daya. Dibandingkan dengan EMI data communications filters, EMI power filter beroperasi dibawah kondisi impedansi yang tidak cocok. Masalah utama dari desain EMI filter untuk alat elektronika daya disebabkan generator dan impedansi beban yang acak. Impedansi sangat acak karena tidak ada nilai impedansi yang dapat diketahui, filter dipasang di peralatan dan jaringan penyedia yang berbeda. Desain power EMI filter berbeda dengan prosedur desain filter biasa, dan membutuhkan pandangan dan prosedur yang spesial.

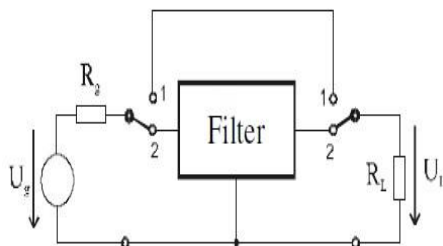
EMI filter umumnya adalah dua port yang dicirikan oleh insertion loss (IL) daripada redaman tegangan. Definisi insertion loss dan metode pengukurannya dijelaskan pada Fig. 1. Perbedaan diantara tegangan yang terukur diatas titik masukan (posisi switch 1) dan sesudah masukan filter (posisi switch 2) dapat dinyatakan sebagai :

$$IL = 20\log(U_{L1}/U_{L2})$$

Tegangan U_{L1} dapat dinyatakan menggunakan tahanan beban dan generator, maka :

$$IL = 20\log(U_g/U_{L2} \cdot R_L/R_g+R_L)$$

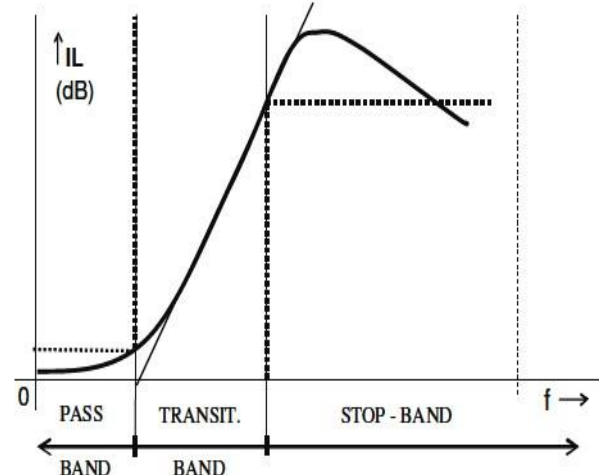
Persyaratan nilai insertion loss harus dipenuhi pada rentang frekuensi DC ke frekuensi kira-kira ratusan MHz. Dengan demikian analisis dan pengukuran dari insertion loss harus dibuat oleh proses desain filter di rentang frekuensi yang lebar untuk banyak



frekuensi. Prosedur pengukuran tersebut tidak terlalu diminati di praktek teknik. Diagram di Fig. 2

menjelaskan karakteristik frekuensi dari insertion loss EMI filter.

Gambar 2.11 Definisi dan pengukuran insertion loss



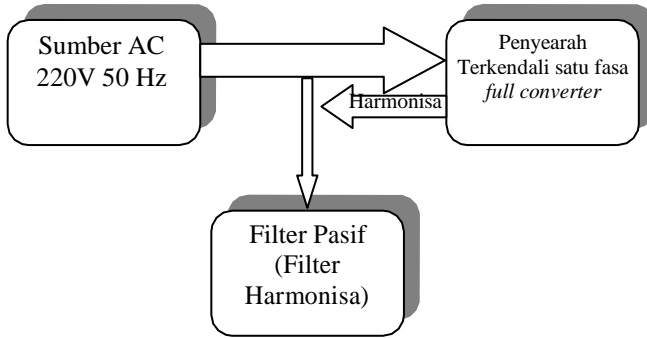
Gambar 2.12 Karakteristik frekuensi insertion loss EMI filter

Pada pass band, insertion loss harus dibiarkan dari frekuensi cut off f_c , dan naik secara monoton. Pada frekuensi stop f_s mencapai nilai yang dibutuhkan insertion loss, di atas frekuensi stop f_s dikarenakan efek parasitis yang menampakkan kurva ketidaksempurnaan dan biasanya berkurang. Setelah menentukan insertion loss yang dibutuhkan pada stop band pass, langkah desain filter selanjutnya adalah memilih konfigurasi rangkaian. Faktor penting adalah pembatasan arus kapasitif untuk peralatan yang di-ground atau tegangan turun yang sesuai pada filter garis daya. Untuk persyaratan penekanan ketat, harus mempertimbangkan kondisi impedansi yang tidak cocok. Pada elektronika daya, EMC filter yang paling sering digunakan adalah low pass LC ladder filter dengan konfigurasi L, PI, atau T. Untuk aplikasi performa tinggi, digunakan pula rangkaian LC multistage dengan bagian dasar yang lebih banyak. Dalam praktek teknik daya, filter multistage yang memiliki lebih dari empat stage tidak terlalu umum digunakan. Untuk menekan EMI pada semua kabel, prototype filter harus dimasukkan pada setiap kabel dalam garis daya. Dengan demikian, jaringan filter daya menjadi lebih rumit dengan naiknya nilai kabel yang difilter. Keduanya – kabel EMI filter harus dipelajari sebagai jaringan dengan enam terminal. EMI power filter sering dimasukkan kedalam tiga fasa garis persediaan utama dan lalu setiap kabel, termasuk netral harus difilter. Kerumitan dari EMI filter naik secara signifikan. Pengukuran insertion loss dalam kasus ini harus direalisasikan secara terpisah untuk tiap pasangan terminal. Menurut sistem pengukuran yang digunakan (simetris, asimetris, atau non-simetris), pasangan terminal yang tidak digunakan harus dihubungkan bersama untuk mendapatkan nilai insertion loss yang paling rendah. Spesifikasi ini mengharuskan terminal yang tidak dipakai di

III. PERANCANGAN

3.1 Blok Diagram Sistem

Perencanaan sistem secara keseluruhan dapat dijelaskan seperti pada gambar 3.1

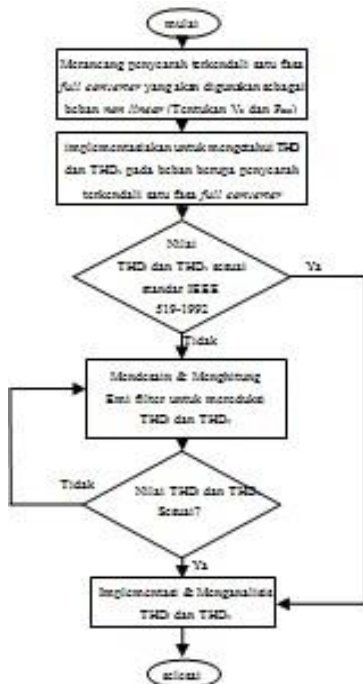


Gambar 3.1 Blok Diagram Sistem Keseluruhan

Gambar 3.2 Blok Diagram Penyearah Terkendali Satu Fasa Full Converter

3.2 Diagram Alir Pengujian Sistem

Diagram alir desain dan pengujian sistem dapat dilihat pada gambar 3.3.



Gambar 3.3 Diagram Alir Pengujian Sistem

3.3 Perhitungan Nilai Filter EMI

Filter harmonisa yang dipilih adalah filter single tune. Untuk menentukan komponen L dan C maka dilakukan penentuan frekuensi resonansi terlebih dahulu dengan rumus seperti tertulis pada persamaan 3.5. resonansi paralel menghasilkan arus sirkulasi

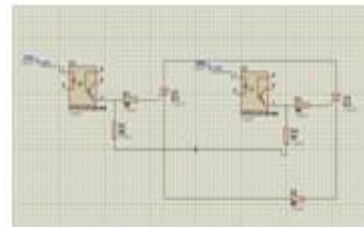
disekitar LC sehingga dalam kondisi ini, rangkaian dapat dianggap dalam keadaan terbuka sedang resonansi seri menghasilkan nilai impedansi gabungan XL dan XC sama dengan nol, dalam kondisi ini rangkaian menjadi terhubung singkat

$$f = 1/(2\pi\sqrt{LC}) \dots\dots\dots (3.5)$$

Untuk filter harmonisa, frekuensi yang dipilih adalah frekuensi harmonisa ke-3 dari jala jala listrik yaitu 150 hz. besra kapasitansi yang dipakai adalah 200uF, sehingga diperoleh induktor sebesar 5,63mH

3.4 Perancangan Silicon Controlled Rectifier

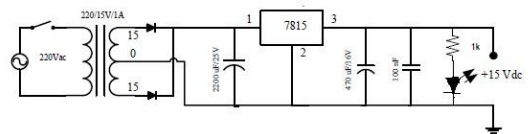
Perancangan blok ini merupakan rangkaian penyearah terkendali satu fasa full converter yang bertujuan untuk mengkonversi tegangan AC menjadi tegangan DC. Perancangannya sesuai dengan gambar 3.9 menggunakan SCR BT151-500R produksi Phillips Semiconductor.



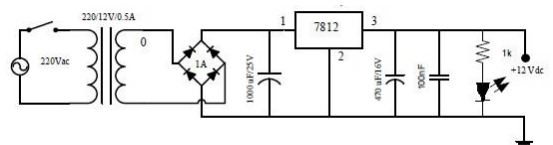
Gambar 3.9 Rangkaian Silicon Controlled Rectifier (SCR BT151-500R)

3.5 Perancangan Sumber Tegangan

- a. Sumber tegangan 64 V dengan arus maksimal 5 A digunakan untuk mensuplai rangkaian penyearah terkendali satu fasa full converter
- b. Sumber tegangan 15 V dengan arus 2 A untuk mensuplai rangkaian power suplai pemucian dengan menggunakan IC TCA 785.
- c. Sumber tegangan 12 V dengan arus 2 A untuk mensuplai rangkaian isolator pulsa (optocoupler).



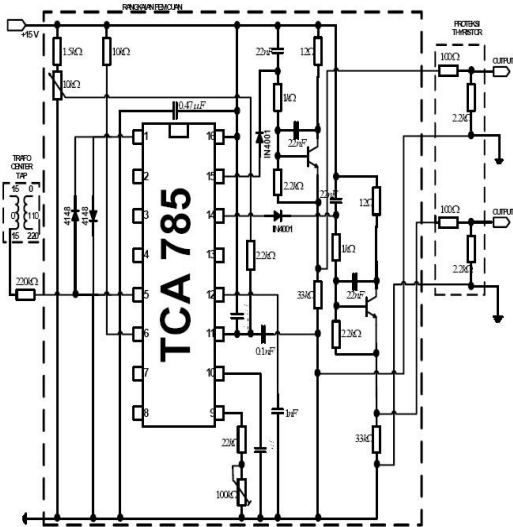
Gambar 3.12 Rangkaian Sumber Tegangan Pemucian IC TCA 785



Gambar 3.13 Rangkaian Sumber Tegangan Isolator Pulsa (Optocoupler 4N35)

3.6 Perancangan Pemucian Pengendali Fasa (Phase Control Trigger)

Rangkaian keseluruhan dari rancangan pemecuan dapat dilihat pada gambar dibawah ini.

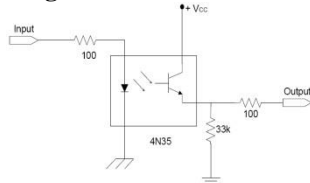


Gambar 3.17 Rangkaian Pemecuan Pengendali Fasa TCA 785



Gambar 4.3 Sinyal Sumber Tegangan Isolator Pulsa

3.7 Perancangan Isolator Pulsa



Gambar 3.19 Rangkaian Isolator Pulsa

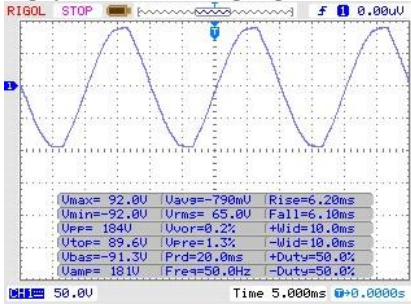
4.2 Pengujian Pemecuan Pengendali Fasa (Phase Control Trigger)



Gambar 4.4 Batas Maksimal Tegangan Kontrol

IV. PENGUJIAN DAN ANALISIS

4.1 Pengujian Sumber Tegangan



Gambar 4.1 Bentuk Output Sinyal Trafo Sekunder Sebagai Sumber Tegangan Rangkaian Daya



Gambar 4.5 Batas Maksimal Tegangan Kontrol

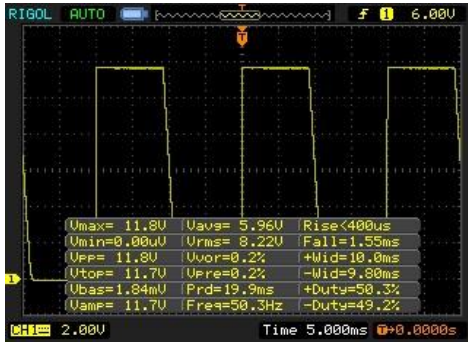


Gambar 4.2 Sinyal Sumber Tegangan Pemecuan IC TCA 785



Gambar 4.6 Sinyal Keluaran Tegangan Kontrol (Phase Control Trigger)

4.3 Pengujian Keluaran Isolator Pulsa

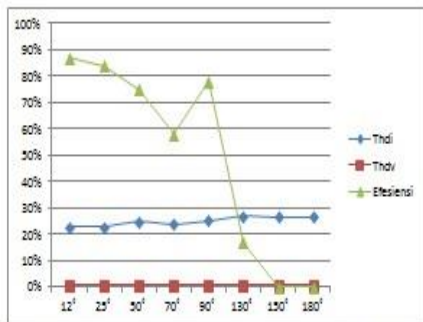


Gambar 4.7 Sinyal Keluaran Optocoupler 4N35

4.4 Pengujian Sistem Penyearah Terkendali satu fasa penuh

Tabel 4.2 Hasil Pengujian Penyearah Terkendali satu fasa penuh, Sebelum Pemasangan Filter

Fasa	Daya input terukur	THDi	THDv	Vdc (V)	Idc (A)	Efisiensi
12°	6,8 watt	21%	0,7%	28,5	0,2	87%
25°	6,8 watt	22,3%	0,8%	27,5	0,2	84%
50°	6,8 watt	20,8%	0,9%	24,93	0,2	75%
70°	5,3 watt	15,6%	0,9%	21,8	0,15	58%
90°	2 watt	17,7%	0,9%	2,55	0,06	28%
130°	0,7 watt	26,5%	0,9%	5,4	0,016	17%
150°	0,3 watt	27,4%	0,9%	0	0	0%
180°	0	25%	0,9%	0	0	0%

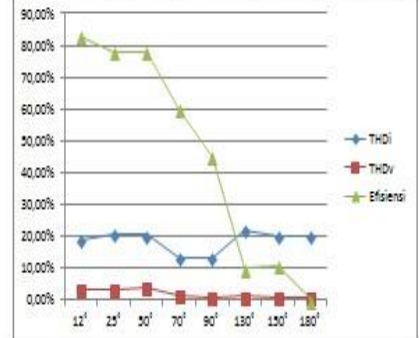


Gambar 4.11 Grafik Efisiensi Daya dan %THD Pengujian Penyearah Terkendali satu fasa penuh Sebelum Pemasangan Filter

4.5 Pengujian Sistem Penyearah Terkendali Satu Penuh Setelah Pemasangan Emi filter Karakteristik I

Tabel 4.3 Hasil Pengujian Penyearah Terkendali satu fasa penuh Setelah Pemasangan EMI karakteristik I filter Dengan Beban motor DC

Sudut fasa	Daya input terukur	THDi	THDv	Vdc	Idc	Efisiensi
12°	6,3 watt	19%	3,3%	21,82	0,24	83%
25°	6,3 watt	20,7%	3,2%	19,85	0,25	78%
50°	5,2 watt	20,4%	4,1%	13,68	0,3	78%
70°	2,6 watt	13%	1,5%	9,08	0,2	60%
90°	1,2 watt	13,3%	1%	4,91	0,11	45%
110°	0,4 watt	22%	1,3%	1,86	0,042	10%
130°	0,1 watt	20%	1,1%	0,7	0,017	11%
180°	0	20,1%	1,1%	0	0	0%



Gambar 4.15 Grafik Efisiensi Daya dan %THD Pengujian Penyearah Terkendali satu fasa penuh Setelah Pemasangan Filter karakteristik I

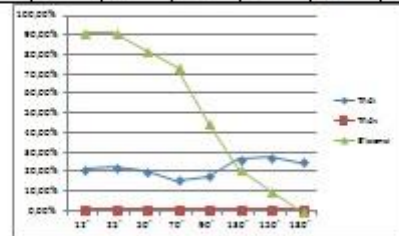
4.6 Pengujian Sistem Penyearah Terkendali Satu Fasa Penuh Setelah Pemasangan Emi Filter Karakteristik II

Tabel 4.4 Hasil Pengujian Penyearah Terkendali satu fasa penuh Setelah Pemasangan EMI filter Dengan Beban motor DC

Sudut fasa	Daya input terukur	THDv	THDi	Vdc	Idc	efisiensi
12°	6,2 watt	21,1%	0,7%	28,51	0,2	91%
25°	6,1 watt	22,3%	0,8%	27,05	0,2	91%
50°	6,1 watt	20%	0,9%	20,93	0,24	82%
70°	5,5 watt	15,6%	0,9%	12,72	0,24	70%

43

90°	2,2 watt	17,7%	0,9%	4,96	0,166	45%
130°	0,6 watt	26,5%	0,9%	2,52	0,05	21%
150°	0,2 watt	27,0%	0,9%	1,0	0,02	10%
180°	0	25%	0,9%	0	0,001	0%



Gambar 4.16 Grafik Efisiensi Daya dan %THD Pengujian Penyearah Terkendali satu fasa penuh Setelah Pemasangan Filter karakteristik II

V. KESIMPULAN DAN SARAN

5.1 Kesimpulan

Berdasarkan tahapan-tahapan perancangan, pengujian dan analisis implementasi filter emi pada penyearah terkendali *full converter* untuk meredam distorsi harmonisa yang telah dilakukan, diperoleh kesimpulan sebagai berikut :

1. Pemakaian beban *non-linear* berupa penyearah terkendali satu fasa penuh pada jaringan listrik PLN menimbulkan distorsi pada arus dan tegangan yang disebut harmonisa, sehingga gelombang arus dan tegangan tidak lagi sinus murni.
2. Range tegangan penyearah terkendali satu fasa penuh dengan beban motor sebelum pemasangan emi filter sebesar 0 – 28,5 Vdc. Setelah pemasangan emi filter karakteristik I menjadi sebesar 0 – 21,82Vdc dan karakteristik II 0 – 28,51
3. Efisiensi daya yang diperoleh penyearah terkendali satu fasa penuh berbeda-beda dan berbanding terbalik dengan penambahan besar sudut pemisahan fasa. Sebelum pemasangan emi filter efisiensi daya berkisar antara 0 - 87%. Setelah pemasangan emi filter karakteristik I efisiensi daya berkisar antara 0% - 83% dan emi filter karakteristik II 0%-91%
4. Nilai %THDv yang dihasilkan sebelum pemasangan emi filter pada penyearah terkendali satu fasa penuh berkisar antara 0,7% Setelah pemasangan emi filter berkisar karakteristik I antara 4,1% - 1%. Setelah pemasangan filter %THDv bertambah dan sudah dibawah standar harmonisa tegangan yang diizinkan IEEE 519-1992, yaitu dibawah 3%. Namun pada emi filter karakteristik II 0,7% - 0,9% sudah dibawah standar harmonisa tegangan yang diizinkan IEEE 519-1992, yaitu dibawah 3%.
5. Nilai %THDi yang dihasilkan sebelum pemasangan emi filter pada penyearah terkendali satu fasa penuh berkisar antara 23% – 27%. Setelah pemasangan emi filter karakteristik I nilai THDi menjadi 13% - 22 %. Dan setelah pemasangan emi filter karakteristik II nilai THDi menjadi 15,6% - 27,4% pemasangan filter karakteristik I belum memenuhi standar harmonisa arus yang diizinkan, yaitu dibawah 20% tetapi sudah menurunka harmonisa arus. Pemasangan emi filter karakteristik II membuat harmonisa arus maksimal menjadi lebih tinggi

5.2 Saran

Beberapa saran yang dapat diaplikasikan dalam pengembangan dan peningkatan performansi tugas akhir ini adalah sebagai berikut :

1. Diperlukan perancangan filter yang lebih baik untuk mereduksi harmonisa yang dihasilkan penyearah terkendali *full converter*.

2. Untuk perancangan selanjutnya memperhitungkan CM dan DM

DAFTAR PUSTAKA

- [1] Bien, Liem Ek dan Sudarno. 2004. *Pengujian Harmonisa Dan Upaya Pengurangan Gangguan Harmonisa Pada Lampu Hemat Energi*. Jurnal, FTI, Universitas Trisakti, Jakarta.
- [2] Ginting, Satria. 2011. *Mengurangi Harmonisa Pada Penyearah Satu Fasa Dengan Filter Induktor*. Medan : Universitas Sumatera Utara.
- [3] Heri Irawan, Hermawan dan Tejo Sukmadi. 2011. *Analisis Pengaruh Pemasangan Filter Pasif Terhadap Penurunan Harmonik Pada Sistem Multi Mesin 9 BUS IEEE*. Jurnal, Universitas Diponegoro, Semarang.
- [4] Huda, Kharla Aji Wahyu. *Pembuatan Penyearah Terkontrol Penuh Satu Fasa Sebagai Pengemudi Motor DC 3 HP*. Jurnal, Fakultas Teknik, Universitas Diponegoro.
- [5] Julean, Anca. 2009. *Active Damping Of LCL Filter Resonance In Grid Connected Application*. Aalborg Universitet.
- [6] Lastya, Hari Anna. 2012. *Analisa Perbandingan Perancangan Filter LCL Pada Penyearah Terkendali Satu Fasa Full Converter Dengan Penyearah PWM Satu Fasa Full Bridge*. Medan : Universitas Sumatera Utara.
- [7] Marco Liserre, Frede Blaabjerg, Steffan Hansen, *Design and Control Of An LCL Filter Based Three Phase Active Rectifier, IEEE vol. 41, no. 5, September/Oktober 2005*.
- [8] Rashid, M. H. 2004. *Power Electronics Circuits, Devices, and Applications, 3rd*. Prentice-hall international.