PERANCANGAN DAN REALISASI MODUL PRAKTIKUM TEKNIK DIGITAL DAN KOMPUTER SAP-1 SEBAGAI SARANA PERKULIAHAN D3 TEKNIK TELEKOMUNIKASI

DESIGN AND REALIZATION OF DIGITAL TECHNIQUE PRACTICUM MODULES AND SAP -1 COMPUTERS AS A MEANS OF TELECOMMUNICATION ENGINEERING DIPLOMA DEGREE COURSES

Alfi Muhammad Akbar Baria[1], Denny Darlis, S.Si., MT.[2], Yuli Sun Hariyani, ST., MT.[3]

[3]Prodi D3 Teknik Telekomunikasi, Fakultas Ilmu Terapan, Universitas Telkom
[1]alfi.baria@gmail.com, [2]dyd@telkomuniversity.ac.id, [3]ysn@telkomuniversity.ac.id

Abstrak

Pemahaman mengenai rangkaian gerbang logika dasar dalam praktikum mata kuliah teknik digital sangatlah penting. Pengenalan IC dan gerbang logika, cara kerja gerbang logika hingga penyerderhanaan suatu persamaan rangkaian logika merupakan hal penting yang harus dipahami oleh setiap mahasiswa. Oleh karena itu dibutuhkan suatu perangkat yang dapat memenuhi semua kebutuhan mahasiswa dalam melaksanakan praktikum teknik digital.

Kit praktikum yang dibuat pada proyek akhir ini sangat berguna bagi mahasisiwa sebagai sarana perkuliahan teknik digital. Kit pratikum ini membantu mahasiswa untuk memahami berbagai macam rangkaian yang dibentuk dari gerbang logika sederhana hingga rangkain logika yang memiliki kompleksitas yang tinggi. Kit praktikum ini juga berguna bagi mahasiswa untuk memahami arsitektur komputer sederhana yang dibangun dari rangkaian logika.

Pada proyek akhir ini telah berhasil direalisasikan sebuah *digital trainer* yang digunakan sebagai kit praktikum teknik digital. Kit praktikum ini dapat digunakan untuk membentuk rangkaian logika menggunakan IC gerbang logika dasar, membentuk rangkaian sekuensial dan kombinasional, menampilkan karakter berdasarkan kode ascii pada layar LCD 16 x 2. Terdapat rangkaian ADC dan DAC untuk mengkonveri nilai digital menjadi analog maupun sebaliknya. Pada kit praktikum terdapat juga komputer SAP 1 yang digunakan untuk memahami arsitektur komputer serta mengetahui bagaimana komputer dapat mengoperasikan suatu instruksi.

Kata Kunci : Teknik Digital, kit praktikum ,SAP-1, *IC,* gerbang logika, *Digital Trainer*

Abstract

Understanding of basic logic gate circuits in digital technique course is very important. Introduction of logic gates integrated circuit, how to logic gates work until simplifying an equation of logic circuit is an important thing that must be understood by every student. Therefore we need a device that can meet all needs of the students to implement digital technique practice.

Practicum kit that made in this final project is very useful for students as a means of digital techniques lectures. This practicum kit help students to understand various circuits formed by simple logic gates until logic circuit which has high complexity. It also useful for teaching students to understand simple computer architecture formed from logic circuit.

This final project has been successfull realized a digital trainer that used as digital techniques practicum kit. This practicum kit contains basic logic gate IC, kombinasional circuit, sequential circuits, as well as ADC and DAC circuits. there is also SAP 1 computer circuits that can explain how computer can operate the simple arithmetic instructions.

Keyword: Digital Technique, practicum kit, SAP-1, IC, logic circuit, Digital Trainer

1. Pendahuluan

1.1 Latar Belakang

Teknik digital merupaka salah satu mata kuliah dasar yang harus di kuasai untuk jurusan teknik telekomunukasi. Bagi mahasiswa program studi D3 Teknik Telekomunikasi Fakultas Ilmu Terapan, meraka dituntut untuk lebih mengerti dan memahami materi dalam mata kuliah teknik digital secara praktis. Pemahanam mengenai gerbang logika dasar, penyederhanaan persamaan, pemahaman mengenai fungsi dan cara kerja dari IC gerbang logika, hingga pengaplikasiannya merupakan suatu hal yang wajib mereka kuasai.

Kurangnya ketersediaan fasilitas dan peralatan pendukung dalam praktikum menyebabkan mahasiswa kesulitan untuk mengerti dan memahami materi yang diberikan dalam mata kuliah teknik digital terutama dari segi praktikum. Oleh karena itu diperlukan suatu sistem atau perangkat yang lengkap sehingga dapat memenuhi semua kebutuhan mahasiswa guna memahami semua materi dalam mata kuliah teknik digital.

Dalam proyek akhir ini dibuat suatu kit praktikum yang dapat digunakan sebagai *digital trainer* yang berisikan rangkaian terintegrasi gerbang logika dasar dari keluarga 74XX. Kit ini dapat digunakan dalam pengaplikasian dan menyelesaikan persoalan persoalan dalam mata kuliah teknik digital seperti membentuk rangkaian gerbang logika dasar, rangkaian sekuensial dan kombinasional serta rangkaian DAC dan ADC. Pada kit praktikum ini juga terdapat komputer SAP-1 yang digunakan untuk memahami prinsip kerja komputer secara sederhana. Kit tersebut dikemas dalam sebuah *case* / koper berukuran 395 mm x 320 mm x 117 mm.

1.2 Tujuan

Tujuan pembuatan proyek akhir ini adalah untuk merancang dan merealisasikan *Digital Trainer* dan komputer SAP – 1 yang dapat digunakan sebagai sarana perkuliahan Teknik Digital D3 Teknik Telekomunikasi Fakultas Ilmu Terapan Universitas Telkom.

1.3 Rumusan Masalah

1. Bagaimana cara merancang blok - blok arsitektur pada komputer SAP 1.
2. Bagaimana cara merancang PCB *digital trainer* yang dapat digunakan untuk menyelesaikan persoalan persoalan dalam teknik digital.
3. Bagaimana merancang sistem kerja dari rangkaian logika dan tata letak komponen pada kit praktikum sehingga mudah untuk digunakan.
4. Bagaimana cara mendesain casing pada kit praktikum utuk memudahkan dalam penggunaanya.

1.4 Metodoligi Penelitian

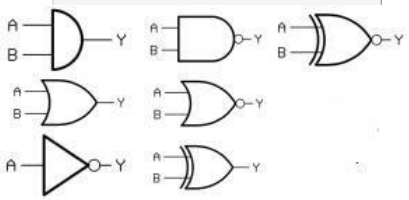
1. Studi Literatur
   Pengumpulan data-data dipatkan dari buku, jurnal ilmiah yang berkaitan dengan proyek akhir ini demi menunjang pengerjaan. Dan konsultasi dengan pembimbing mengenai hasil yang sudah didipatkan.
2. Perancangan dan Simulasi alat
   Pada proyek akhir ini penulis merancang sistem kerja alat sesuai dengan parameter-parameter berdasarkan simulasi yang dilakukan.
3. Pengukuran dan Pengujian
   Melakukan pengukuran dan pengujian tiap blok dan menganalisa kinerja dari tiap blok yang telah dimplementasikan dengan data perancangan.

2. Dasar Teori dan Perancangan

2.1 Gerbang logika dasar[9]

Elektronika digital adalah sistem elektronik yang menggunakan signal digital. Signal digital didasarkan pada signal yang bersifat terputus-putus. Biasanya dilambangkan dengan notasi aljabar 1 dan 0. Notasi 1 melambangkan terjadinya hubungan dan notasi 0 melambangkan tidak terjadinya hubungan. Contoh yang paling sederhana untuk memahami pengertian ini adalah saklar lampu. Ketika saklar berada pada posisi ON berarti terjadi hubungan sehingga dinotasikan 1. Ketika saklar berada pada posisi OFF maka akan berlaku sebaliknya.

Elektronik digital atau rangkaian digital apapun tersusun dari apa yang disebut sebagai gerbang logika. Gerbang logika melakukan operasi logika pada satu atau lebih input dan menghasilkan ouput yang tunggal. Output yang dihasilkan merupakan hasil dari serangkaian operasi logika berdasarkan prinsip - prinsip aljabar boolean. Dalam pengertian elektronik, input dan output ini diwujudkan dan voltase atau arus (tergantung dari tipe elektronik yang digunakan). Setiap gerbang logika membutuhkan daya yang digunakan sebagai sumber dan tempat buangan dari arus untuk memperoleh voltase yang sesuai. Dasar pembentukan gerbang logika adalah tabel kebenaran (*truth table*). Ada tiga bentuk dasar dari tabel kebenaran yaitu AND, OR, dan NOT.



Gambar 1 Simbol – simbol gerbang logika[9]

2.2 Rangkaian kombinasional[2]

Rangkaian kombinasional adalah suatu rangkaian logika yang terdiri beberapa gerbang logika yang memiliki output yang hanya tergantung input pada saat yang sama. Ada beberapa beberapa rangkaian kombinasional. Rangkaian kombinasonal merupakan implementasi fungsi Boole dengan rangkaian NAND-NAND atau dengan rangkaian logika NOR-NOR. Beberapa contoh rangkian kombinasional adalah rangkaian penambah penuh (*full adder*), *decoder* dan *encoder*.

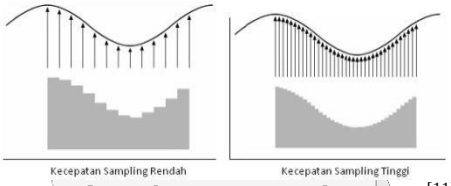
2.3 Raangkaian sekuensial[2]

Rangkaian sekuensial adalah rangkaian yang mempunyai output yang tidak hanya bergantung pada masukan sekarang, melainkan juga pada masukan sebelumnya (yang lalu). Dari segi susunan,

rangkaian sequensial merupakan suatu rangkaian yang berisi paling sedikit satu elemen memori *Sequential Logic Circuit* atau juga bisa disebut Rangkaian Logika Sekuensial, adalah rangkaian logika yang memperhatikan adanya faktor *clock* (waktu). Rangkaian sekuensial memiliki prinsip kerja yang berbeda dengan rangkaian kombinasional. Keluaran suatu rangkaian sekuensial tidak hanya tergantung dari kondisi saluran masukannya, tetapi juga tergantung dari kondisi keluaran sebelumnya. Rangkaian sekuensial memiliki elemen umpan balik. Beberapa contoh rangkian sekuensial adalah JK flip-flop, D flip-flop, *shift register*, *counter*, dan *frequency divider*.

2.4 ADC (*Analog to Digital Converter*)[11]

Analog To Digital Converter (ADC) adalah pengubah input analog menjadi kode – kode digital. ADC banyak digunakan sebagai pengatur proses industri, komunikasi digital dan rangkaian pengukuran/pengujian. Umumnya ADC digunakan sebagai perantara antara sensor yang kebanyakan analog dengan sistim komputer seperti sensor suhu, cahaya, tekanan/berat, aliran dan sebagainya kemudian diukur dengan menggunakan sistim digital (komputer). ADC (*Analog to Digital Converter*) memiliki 2 karakter prinsip, yaitu kecepatan sampling dan resolusi. Kecepatan sampling suatu ADC menyatakan seberapa sering sinyal analog dikonversikan ke bentuk sinyal digital pada selang waktu tertentu. Kecepatan sampling biasanya dinyatakan dalam sample per second (SPS).



Gambar 2 kecepatan sampling ADC[11]

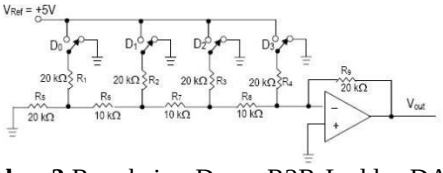
Resolusi ADC menentukan ketelitian nilai hasil konversi ADC. Sebagai contoh: ADC 8 bit akan memiliki output 8 bit data digital, ini berarti sinyal input dapat dinyatakan dalam 255 (2n – 1) nilai diskrit. ADC 12 bit memiliki 12 bit output data digital, ini berarti sinyal input dapat dinyatakan dalam 4096 nilai diskrit. Dari contoh diatas ADC 12 bit akan memberikan ketelitian nilai hasil konversi yang jauh lebih baik daripada ADC 8 bit.

Prinsip kerja ADC adalah mengkonversi sinyal analog ke dalam bentuk besaran yang merupakan rasio perbandingan sinyal input dan tegangan referensi. Sebagai contoh, bila tegangan referensi (Vref) 5 volt, tegangan input 3 volt, rasio input terhadap referensi adalah 60%. Jadi, jika menggunakan ADC 8 bit dengan skala maksimum 255, akan didapatkan sinyal digital sebesar 60% x 255 = 153 (bentuk decimal) atau 10011001 (bentuk biner).

2.5 DAC (*Digital to Analog Converter*)[12]

(Digital to Analog Convertion) adalah perangkat atau rangkaian elektronika yang berfungsi untuk mengubah suatu isyarat digital (kode-kode biner) menjadi isyarat analog (tegangan analog) sesuai harga dari isyarat digital tersebut. DAC (digital to Analog Convertion) dapat dibangun menggunakan penguat penjumlah inverting dari sebuah operasional amplifier (Op-Amp) yang diberikan sinyal input berupa data logika digital (0 dan 1).

Salah satu metode konversi *Digital to Analog* adalah R/2R Ladder. Metode ini banyak digunakan dalam IC-IC DAC. Pada rangkaian R/2R Ladder, hanya dua nilai resistor yang diperlukan, yang dapat diaplikasikan untuk IC DAC dengan resolusi 8, 10 atau 12 bit.



Gambar 3 Rangkaian-Dasar-R2R-Ladder-DAC[12]

Prinsip kerja dari rangkaian R/2R Ladder adalah sebagai berikut : informasi digital 4 bit masuk ke switch D0 sampai D3. Switch ini mempunyai kondisi “1” (sekitar 5 V) atau “0” (sekitar 0 V). Dengan pengaturan switch akan menyebabkan perubahan tegangan yag diberikan ke penguat penjumlah inverting sesuai dengan nilai ekivalen biner-nya. Sebagai contoh, jika D0 = 0, D1 = 0, D2 = 0 dan D3 = 1, maka R1 akan paralel dengan R5 menghasilkan 10 k . Selanjutnya 10 k ini seri dengan R6 = 10 k menghasilkan 20 k . 20 k ini paralel dengan R2 menghasilkan 10 k , dan seterusnya sampai R7, R3 dan R8. Sehingga teganagan output (Vout) analog dari rangkaian R/2R Ladder DAC diatas dapat dihitung dengan menggunakan persamaan:

$$Vout = (-Vref(\frac{R9}{R})) \cdot ((\frac{D_0}{16}) + (\frac{D_1}{8}) + (\frac{D_2}{4}) + (\frac{D_3}{2}))$$

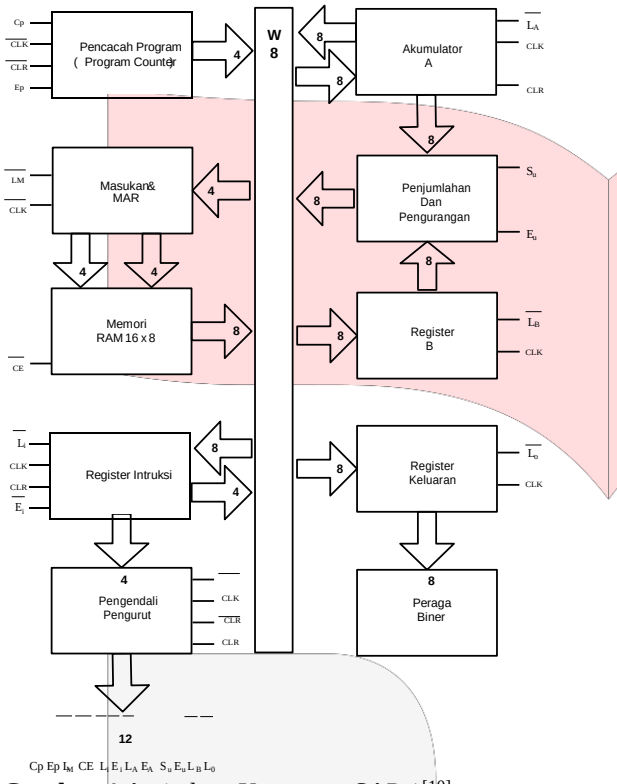
2.6 Komputer SAP 1[10]

SAP-1 (*Simple As Possible*) merupakan tahap pertama dalam revolusi ke arah pengembangan komputer-komputer modern. Sekalipun masih terhitung sederhana, operasi SAP-1 telah mewakili operasi komputer modern. Kelebihannya, arsitekturnya sederhana sehingga mudah dimengerti oleh pemula sekalipun.

Arsitektur SAP 1

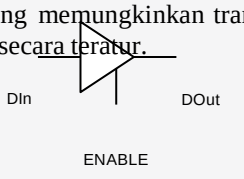
Pada komputer SAP-1 terdapat sebuah *address bus* 4bit, lima buah register 8-bit, dan 16 byte RAM[3]. Setiap instruksi pada kompter SAP-1 dilalui dalam 6 siklus yang dibagi kedalam dua bagian yaitu 3 siklus *fetch* dan 3 siklus *execution*. Pertukaran data pada

komputer SAP terjadi pada 8 bit W bus[3]. Arsitektur komputer SAP ditunjukan pada gambar 4.



Gambar 4 Arsitektur Komputer SAP 1[10]

Beberapa keluaran register yang menuju W bus dikendalikan oleh penahan tiga keadaan (*three state buffer, TSB*) yang memungkinkan transfer data dari register ke bus secara teratur.



Gambar 5 Saklar 3 keadaan[10]

Keluaran dari TSB yaitu Dout, memungkinkan tiga kondisi yaitu 1, 0 atau hambatan tinggi (impedansi tinggi). Pada saat ENABLE = 0 maka terjadi hambatan tinggi pada TSB sehingga tidak ada data yang mengalir dari Din menuju Dout. Pada SAP-1, TSB banyak digunakan untuk menahan data dari register menuju ke W bus atau sebaliknya. Jalur kendali umum yang hampir ada pada setiap komponen dalam komputer adalah CLK, CLK, CLR, CLR . Fungsi umum masing-masing jalur tersebut yaitu :

- CLK : Memicu pengaktifan komponen dengan mode *active high*, akan aktif jika nilainya = 1
- CLK : Memicu pengaktifan komponen dengan mode *active low*, akan aktif jika nilainya = 0
- CLR : Me-*RESET* komponen dengan mode *active high*, akan aktif jika nilainya = 1
- CLR : Me-*RESET* komponen dengan mode *active low*, akan aktif jika nilainya = 0

Perangkat instruksi SAP 1[10]

Sebelum dapat memprogram komputer, kita harus mempelajari terlebih dahulu perangkat intruksi (*instruction set*) dari komputer yang bersangkutan yaitu operasi-operasi dasar yang dapat dilaksanakan. Intruksi dalam SAP-1 terdiri dari 2 jenis : memiliki 1 *operand* dan tanpa *operand*. *Operand* adalah data atau alamat data yang dioperasikan. Intruksi yang memilik 1 *operand* adalah : LDA, ADD dan SUB. Intruksi tanpa *operand* adalah OUT dan HLT. Instruksi LDA, ADD dan SUB disebut instruksi- instruksi yang mengacu kepada memori, karena semua instruksi yang bersangkutan menggunakan data yang tersimpan dalam memori.

Tabel 1 Instruksi pada Komputer SAP 1

MNEMONIK	OPERASI
LDA	Mengisikan data memori ke dalam akumulator
ADD	Menambahkan akumulator dengan data memori
SUB	Mengurangkan akumulator dengan data memori
OUT	Mengeluarkan isi akumulator
HLT	Menghentikan program

Pemograman SAP 1[10]

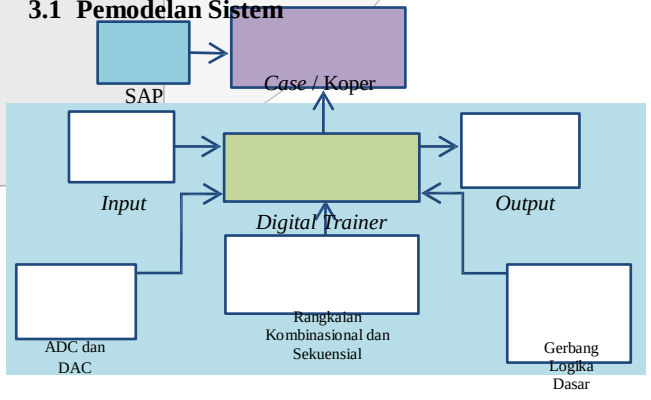
Di dalam pemrograman SAP-1 terdapat kode yang akan memerintahkan komputer untuk melakukan suatu operasi yang disebut dengan kode operasi (*operation code*) yang disingkat dengan *opcode*. Kode operasi dari tiap instruksi pada SAP-1 dapat dilihat pada tabel 2.

Tabel 2 Kode operasi Komputer SAP 1

MNEMONIK	Kode Operasi (Opcode)
LDA	0000
ADD	0001
SUB	0010
OUT	1110
HLT	1111

3. Perancangan dan Pemodelan Sistem

3.1 Pemodelan Sistem



Gambar 4 Blok sistem Kit Praktikum

Kit praktikum yang dirancang terdiri dari beberapa blok. Fungsi – fungsi blok tersebut antara lain :

1. **Blok SAP 1** merupaka rangkaian komputer SAP 1 yang terdiri dari berbagai macam IC TTL. Arsitektur SAP 1 yang dirancang terdiri dari 11 bagian meliputi : *Program counter*, MAR dan RAM, Register instruksi, Matriks kendali, Pencacah lingkar, Register B, Penjumlah / Pengurang, *Clock* dan Reset, Akumulator, Register Keluaran, dan W Bus. Di desain menggunakan beberapa blok PCB dan di gabungkan pada sebuah papan akrilik berukuran 39.5 cm X 31.5 cm dengan ketebalan 3 mm. Blok – blok tersebut berfungsi untuk menjelaskan cara kerja komputer secara sederhana. Rangkaian tersebut juga dilengkapi dengan LED indikator untuk menunjukan nilai data dari setiap register pada komputer SAP 1 serta 17 buah *swith* dan 1 buah *push button* yang digunkan sebagai *input* data dan sebaagai kontrol untuk mengoperasikan komputer SAP tersebut.
2. **Blok *digital trainer*** merupakan blok yang berfungsi untuk menjelaskan pengaplikasian dari berbagai macam IC gerbang logika serta berbagai jenis IC yang sering digunakan dalam praktikum Teknik Digital. Blok ini dibagi kedalam beberapa bagian antara lain :
   a. **Blok *Basic*** merupakan blok yang terdiri dari IC 74LS08, 7432,7404, 7400, 7402, 7486. Semua IC tersebut merupakan IC yang tersusun dari beberapa macam gerbang logika dasar. Blok *basic* ini akan menjelaskan pengaplikasian dari gerbang logika dasar.
   b. **Blok Rangkaian Kombinasional dan Sekuensial** merupakan merupakan Blok yang menjelaskan pengaplikasian rangkaian kombinasional dan rangkaian sekuensial. Blok ini menggunakan berbagai jenis IC antara lain :
      - IC 74LS138 merupakan IC decoder 6 *input* dan 8 *output*.
      - IC 74LS148 merupakan IC encoder 9 *input* dan 5 *output*.
      - IC7LS283 merupakan IC 4 bit *Full Adder.*
      - IC7LS93 merupakan IC 4 bit *counter*.
      - IC74LS73 merupakan IC JK Flip - Flop 2 bit.
      - IC 74HC157 merupakan IC D Flip –Flop 8 *stage.*
      - IC74LS164 merupakan IC 8 bit *Parallel-Out serial-In Shift register.*
      - IC74LS165 merupakan IC 8 bit *Parallel-In serial-Out Shift register.*
      - IC74L74 merupakan IC dekoder BCD *Seven Segmen common anode*.
      - IC74L78 merupakan IC dekoder BCD *Seven Segmen common cathode.*
   c. **Blok ADC dan DAC** merupakan blok yang akan menjelaskan proses ADC dan DAC menggunakan IC DAC0800 yang merupakan *Digital to Analog Converter* dengan *Input* 8 bit serta IC ADC0801 yang merupakan *Analog to Digital Converter* dengan *output* 8 bit.
   d. **Blok *input*** merupakan blok yang terdiri dari *clock* sebagai pembangkit sinyal kotak yang berasal dari *output* arduino uno, 8 buah *switch* yang berfungsi sebagai *input* sinyal digital serta dapat juga digunakan sebagai rangkaian serial / paralel *switch* untuk membangun rangkaian logika. 3 buah *push button* yang digunkan sebagai *input clock* secara manual, 3 buah *push button* yang digunakn untuk mengontrol data *input* pada LCD, ADC, dan DAC, 2 buah relay yang digunakan untuk menjelaskan cara kerja saklar elektronik . Pada blok ini juga terdapat sebuh adaptor 5V 3A dan sebuah port AC yang berfungsi sebagai *input* tegangan.
   e. **Blok *Output*** merupakan blok yang terdiri dari 16 buah LED sebagai *Output* digital yang terbagi menjadi dua bagian yaitu 8 buah LED *active high* dan 8 buah LED *active low*, 1 buah *seven segmen common anode*, 1 buah *seven segmen common cathode*, serta *LCD display* 16 x 2.
3. **Blok Case / koper** merupakan sebuah *hardcase krisbow water resistant safety flight.* Dimana pada koper tesebut ditempatkan rangkaian SAP 1 pada bagian penutup koper serta rangkaian *Digital Trainer* pada bagian dalam koper.

3.2 Perancangan *Hardware*

a. Perancangan hardware komputer SAP 1

Pada proyek akhir ini perancangan dilakukan dengan membuat masing – masing register pada komputer SAP 1 secara terpisah. Masing masing blok dibuat pada PCB *doble layer*. Tujuannya adalah agar memudahkan pada saat pengecekan apabila terjadi kesalahan pada register tersebut. LED indikator dan rangkaian *switch* juga dibuat terpisah sesuai dengan *output* pada register yang akan ditampilkan. Rancangan PCB yang dibuat, sebelumnya telah disimulasikan terlebih dahulu menggunakan *software* proteus 7.9 untuk memastikan rangkaian yang dibuat dapat berjalan dengan baik.

b. Perancangan *Hardware digital trainer*

Rangkaian skematik dan PCB digital trainer dirancang menggunakan *software* eagle 6.3. *Digital trainer* dibuat pada sebuah PCB berukuran 272 x 278 mm. Perancangan *digital trainer* dibagi kedalam beberapa bagian, antara lain : rangkian Gerbang logika dasar, rangkaian kombinasional dan sekuensial, rangkaian ADC dan DAC, *LED output* dan *seven segment*, LCD dan clock, rangkaian relay, dan rangkaian *switch*. Selain perancangan PCB,

pada digital trainer juga diancang casing akrilik berukuran 393 x 317 mm. Rangkaian PCB tersebut kemudian digabungkan dengan casing akrilik dan diletakan pada bagian dalam koper crisbow.

4. Pengujian dan Analisis

4.1 Pengujian Frekuensi Masukan Komputer SAP 1

Pengujian ini dilakukan untuk memastikan frekuensi yang dihasilkan sesuai dengan perancangan. Frekuensi yang dihasilkan pada perancangan block *square signal generator* bervariasi dengan nilai 0,5 Hz, 1 Hz, 2 Hz, 4Hz, 8 Hz, dan 1024 Hz. Pengujian dilakukan sebanyak 1 kali untuk setiap frekuensi keluaran. Pengujian dilakuakan dengan mengukur setiap frekuensi keluarann menggunakan multimeter.

Gambar 5 Pengujian frekuensi keluaran *square signal generator*

Dari hasil pegujian pada gambar 5 dapat diketahui bahwa nilai frekuensi pada setiap keluaran *square signal generator* adalah 0.5Hz, 1Hz, 2Hz, 4Hz, 8Hz, dan 1024Hz. Dari hasil pengujian tersebut dapat disimpulkan bahwa rangkaian clok berjalan dengan baik dengan akurasi 100% karena nilai yang di tampilkan pada setiap keluaran dari rangkaian clock sesuai dengan perancangan yang dibuat.

4.2 Pengujian Program Komputer SAP 1

Pengujian ini dilakukan untuk mrngetahui apakah komputer SAP dapat menjalankan instruksi yang diberikan dengan benar. Perintah yang dijalankan pada pengujian adalah : 65 + 47 – 24 + 3 + 16 + 7 = 114 (01110010 dalam biner). Data dimasukan pada 14 alamat memori dari 16 alamat yang tersedia. Dua alamat tidak digunakan. Data dan alamat yang digunakan pada program ditunjukan pada tabel 3. Hasil dari program akan ditampilkan pada LED *Binary Output*.

Tabel 3 data program SAP 1

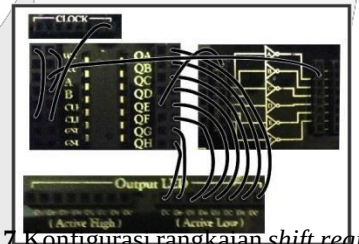
NO	ADDRESS	MNEMONIC	OPCODE	OPERAND
1	0000	LDA	0000	1010
2	0001	ADD	0001	1011
3	0010	SUB	0010	1100
4	0011	ADD	0001	1101
5	0100	ADD	0001	1110
6	0101	ADD	0001	1111
7	0110	OUT	1110	0000
8	0111	HLT	1111	0000
9	1010	DATA	0100	0001
10	1011	DATA	0010	1111
11	1100	DATA	0001	1000
12	1101	DATA	0000	0011
13	1110	DATA	0001	0000
14	1111	DATA	0000	0111

Setelah program dimasukan dan komputer SAP di jalankan, *Binary output* menampilkan nilai keluaran pada gambar 6. LED yang menyala menunjukkan nilai 1 dan led yang mati menunjukan nilai 0. Berdasarkan pengujian tersebut dapat disimpulkan komputer SAP 1 telah menjalankan setiap instruksi dari program yang dimasukan dengan benar karena nilai yang ditampilkan pada LED binary output adalah 01110010 atau 114 desimal. Nilai tersebut sesuai dengan hasil perhitungan yang diinginkan yaitu 65 + 47 – 24 + 3 + 16 + 7 = 114.

Gambar 6 Nilai keluaran pada LED *binary Output*

4.3 Pengujian Rangkaian *Shift register*

Pengujian ini dilakukan menggunakan rangkaian IC74LS164 yang merupakan *Serial In Parallel Out Shift register* dan sebuah gerbang not menggunakan IC74LS04 yang merupakan *hex inverter* yang digunakan untuk membaliakan nilai masukan serial *shift register*. Setiap pin pada masing – masing blok yang digunakan dihunbungkan menggunakan kabel jumper. Konfigurasi rangkaian *shift register* pada *digital trainer* ditunjukan pada gambar 7. Output dari rangkaian akan di tamilkan pada LED. Data hasil pengujian ditunjukan pada tabel 4.



Gambar 7 Konfigurasi rangkaian *shift register* pada *digital trainer*

Tabel 4 Data hasil pengujian *shif register*

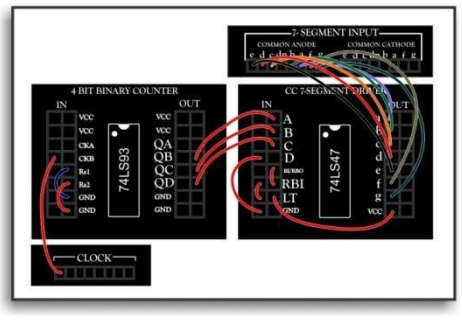
NO	CLOCK	INPUT	OUTPUT

		A	B	A+B	QA	QB	QC	QD	QE	QF	QG	QH
1	↑	1	1	1	1	0	0	0	0	0	0	0
2	↑	1	1	1	1	1	0	0	0	0	0	0
3	↑	1	1	1	1	1	1	0	0	0	0	0
4	↑	1	1	1	1	1	1	1	0	0	0	0
5	↑	1	1	1	1	1	1	1	1	0	0	0
6	↑	0	1	0	0	1	1	1	1	1	0	0
7	↑	0	1	0	0	0	1	1	1	1	1	0
8	↑	0	1	0	0	0	0	1	1	1	1	1
9	↑	1	1	1	1	0	0	0	1	1	1	1
10	↑	1	1	1	1	1	0	0	0	1	1	1
11	↑	1	1	1	1	1	1	0	0	0	1	1
12	↑	1	1	1	1	1	1	1	0	0	0	1
13	↑	1	1	1	0	0	1	1	1	1	1	0
14	↑	0	1	0	0	0	0	1	1	1	1	1
15	↑	0	1	0	1	0	0	0	1	1	1	1
16	↑	0	1	0	1	1	0	0	0	1	1	1

Berdasarkan data pengujian dapat diketahui bahwa rangkaian *shift register* menerima *input* serial dan memberikan *output* ketika kondisi clock berada pada tepi positif (*rising edge*). Pada periode pulsa positif selanjutnya, rangkaian *shift register* menampilkan *output* dari *input* serial yang kedua pada pin *output* selanjutnya. Nilai dari *input* sebelumnya tetap ditampilkan namun pada pin *output* sebelumnya, dengan kata lain *output* akan selalu bergeser satu ke kanan setiap periode clock positif. Ketika semua pin *output* telah terisi penuh, maka nilai *output* selanjutnya digeser menuju pin *output* yang pertama.

4.4 pengujian Pengujian rangkaian dekoder BCD ke *7 segment*

Pengujian dilakukan menggunakan IC 74LS93 yang merupakan *4 bit binary counter* yang dihubungkan dengan 74LS47 yang merupakan *common anode seven segment driver*. Keluaran dari 74LS47 dihubungkan pada pin *seven segment common anode*. IC 74LS93 akan menghasilkan nilai BCD pada keluarannya. Nilai tersebut kemudian menjadi masukan begi IC74LS47. Nilai BCD kemudian dikodekan menjadi kode tertentu sehinnga keluaran dari IC74LS47 mampu menyalakan LED pada *sevensegment* yang menampilkan nilai desimal sesuai dengan kode BCD yang diterima. Pengujian ini menggunakan 3 buah keluaran dari IC 74LS93 yaitu QB, QC, dan QD. Karena hanya 3 pin keluaran yang digunakan, maka rangkaian *counter* tersebut akan mencacah nilai sebesar 3 bit (000 hingga 111). *Seven segment* menampilkan nilai keluaran dalam bentuk desimal pada *led display*. Frekuensi yang digunakan sebagai clock pada rangkaian counter adalah 5Hz.



Gambar 8 Konfigurasi dekoder BCD ke *7 segment*

Tabel 5 Data hasil pengujian dekoder BCD ke *7 segment*

INPUT				OUTPUT SEVEN SEGMENT							
CLK	QB	QC	QD	a	b	c	d	e	f	g	Nilai desimal
↓	0	0	0	0	0	0	0	0	0	1	0
↓	0	0	1	1	0	0	1	1	1	1	1
↓	0	1	0	0	0	1	0	0	1	0	2
↓	0	1	1	0	0	0	0	1	1	0	3
↓	1	0	0	1	0	0	1	1	0	0	4
↓	1	0	1	0	1	0	0	1	0	0	5
↓	1	1	0	1	1	0	0	0	0	0	6
↓	1	1	1	0	0	0	1	1	1	1	7
↓	0	0	0	0	0	0	0	0	0	1	0
↓	0	0	1	1	0	0	1	1	1	1	1
↓	0	1	0	0	0	1	0	0	1	0	2
↓	0	1	1	0	0	0	0	1	1	0	3
↓	1	0	0	1	0	0	1	1	0	0	4

Berdasarkan hasil pengujian pada tabel 5 dapat diketahui bahwa seven segment menampilkan nilai desimal sesuai dengan kode BCD yang diterima dari rangkaian counter 74LS93. Nilai desimal akan bertambah ketika clock berada pada tepi negatif. Nilai desimal kemudian di reset kembali ke 000 ketika mencapai nila 111. Dengan demikian rangkaian BCD to sevensegment yang dibentuk berhasil mengkonversi nilai BCD kedalam desimal dengan benar karena nilai yang ditampilkan pada seven segment sesuai dengan nilai BCD yang diberikan.

5. Kesimpulan dan Saran

5.1 Kesimpulan

Setelah melakukan proses perancangan, pengukuran, dan pengujian maka diperoleh kesimpulan sebagai berikut.

1. Keluaran frekuensi pada rangkaian *sqare signal generator* menampilkan nilai 1HZ, 2Hz, 4Hz, 8Hz dan 1024Hz untuk setiap pilihan frekuensi yang sesuai pada rotary switch. Nilai ini sesuai dengan nilai frekuensi pada perancangan. Hal ini disebabkan karena osilator yang digunakan adalah kristal 32.768 Hz yang memiliki tingkat kestabilan yang tinggi.
2. Komputer SAP 1 mampu menjalankan setiap insruksi yang diberikan pada program dengan baik. Hal ini ditunjukan dengan tampilan pada LED output yang menuujuka hasil sesuai dengan peritah yang diberikan ketika komputer dijalankan.
3. Rangkaian shift register 74LS164 menggeser input serial yang diberikan pada pin keluaran

yang lebih tinggi dan menampilkan masukan dari periode sebelumnya pada pin keluaran yang lebih rendah.

4. Rangkaian decoder BCD ke seven segment dengan IC74LS93 sebagai masukan kode BCD dan 74LS74 sebagai keluaran desimal mengkonversi setiap nila BCD yang diberikan kedalam nilai desimal yang sesuai dan di tampilkan pada sevensegment *common anode.*
5. Rangkaian decoder 3 to 8 menggunakan IC 74LS138 mengkonversi 3 bit input menjadi 8 kode yang berbeda pada outputnya dengan nial output yang berlogika nol haya terjadi pada variabel pin output yang nilainya sama dengan nilai desimal dari 3 bit input yang diberikan.
6. Rangkaian penjumlah pengurang menggunakan IC 74LS283 melakukan perintah penjumlahan ketika pin C0 berlogika 0 dan melakukan perintah pengurangan ketika pin C0 berlogika 1. Pengurangan yang dilakukan adalah pengurangan komplemen 2 dengan menambahkan gerbang ex-or mengggunakan IC 74LS86 pada input port B.
7. Rata rata hasil konversi nilai analog ke digital menggunaka ADC0804 memiliki perbedaad sebesar ±7,856 % dari hasil perhitungan.
8. Rangkaian ADC0808 mengkonversi nilai digital sebesar 8 bit menjadi tegangan dari 0V hingga 4.4V menggunakan tegangan referensi sebesar 5.5V. hal ini terjadi karena Op-Amp LF351 mencapai titik jenuh pada tegangan 4.4V.
9. LCD display menampilkan karakter sesuai dengan code ascii ketika diberikan input 8 bit yang nilainya sama dengan kode ascii dari karakter tersebut.

5.2 Saran

1. Rangkaian komputer SAP 1 dibuat pada 1 PCB sehingga memudahkan dalam pengkabelan.
2. Menambahkan rangkaian *rebouncer* pada setiap *pushbutton* yang digunakan pada *digital trainer* untuk mengurangi noise.
3. Menggunakan satu rangkaian clock untuk rangkaian SAP 1 dan *digital trainer*.
4. Menambahka video tutorial untuk memudahkan pengoperasian komputer SAP 1 dan *digital trainer* sebagai sarana pembelajaran.

Daftar Pustaka

[1] *Data Flip-Flop (D Flip-flop).* (2013, Juni 23). Diakses Desember 10, 2014, dari Elektronika Dasar: http://elektronika-dasar.web.id/teori-elektronika/data-flip-flop-d-flip-flop/

[2] Depari, G. (2011). *TEKNIK DIGITAL teori dan aplikasi.* Bandung: NUANSA AULIA.

[3] Gunisson, T. (2013). SIMPLE AS POSSIBLE (SAP 1). *TTL COMPUTER PLANS*, 2-12.

[4] Prabawati, R. A. (2012, November 2). *Adder.* Diakses Desember 24, 2014, dari Rajar Ayu Prabawati: http://rajarayu.blogspot.com/2012/11/adder_1152.html

[5] Purnama, A. (2012, Juni 24). *Asynchronous BCD Decade Counter.* Diakses Desember 24, 2014, dari Elektronika Dasar: http://elektronika-dasar.web.id/teori-elektronika/asynchronous-bcd-decade-counter/

[6] Purnama, A. (2012, Juni 25). *Frequency Divider (Pembagi Frekuensi).* Diakses Desember 24, 2014, dari Elektronika Dasar: http://elektronika-dasar.web.id/artikel-elektronika/frequency-divider-pembagi-frekuensi/

[7] Purnama, A. (2012, Oktober 2012). *Shift Register (Register Geser).* Diakses Desember 24, 2014, dari Elektronika Dasar: http://elektronika-dasar.web.id/teori-elektronika/shift-register-register-geser/

[8] Yasin, S. (2013, Juni 11). *8051 DAC (using DAC0808) code + Proteus simulation.* Diakses Oktober 15, 2014, dari http://saeedsolutions.blogspot.com/: http://saeedsolutions.blogspot.com/2013/07/8051-dac-using-dac0808-code-proteus.html?q=dac0808

[9] Feztiawan, F. (2013, September 4). *Gerbang logika dasar (Logic Gates).* Dakses Februari 10 ,2013, dari Fayez'sHome: https: // fayezfeztiawan .wordpress. com/2013/03/26/ gerbang -logika- dasar-logic-gate/

[10] Putra Batam, Universitas. (2012, Mei 13). *Komputer Sedrhana SAP 1* Dakses Desember 20 ,2014, dari SlideShare: http://www.slideshare.net/derist/bab-5-komputer-sederhana-sap1

[11] Purnama, A. (2012, Mei 1). *ADC (Analog To Digital Convertion).* Diakses Desember 28, 2014, dari Elektronika Dasar: http://elektronika-dasar.web.id/teori-elektronika/adc-analog-to-digital-convertion/

[12] Purnama, A. (2012, Mei 2). *DAC (Digital To Analog Convertion).* Diakses Desember 28, 2014, dari Elektronika Dasar: http://elektronika-dasar.web.id/teori-elektronika/dac-digital-to-analog-convertion/