

DAFTAR GAMBAR

Gambar 2.1 Proses Pelewatan Koneksi Secara Global.	11
Gambar 2.2 Proses Kerja Blok Residual.	13
Gambar 2.3 Gambaran Proses Konvolusi Sub-Pixel	14
Gambar 2.4 Gambaran Arsitektur EDSR.	21
Gambar 2.5 Desain Blok Residual Pada ResNet di Bagian Kiri dan Pada EDSR di Bagian Kanan	22
Gambar 2.6 Blok Residual yang Terdapat Pada WDSR-B.	23
Gambar 2.7 Blok Residual yang Terdapat Pada WDSR-A.	23
Gambar 3.1 Penggambaran Desain Sistem	28
Gambar 3.2 Alur Kerja Kedua Model	29
Gambar 4.1 Perbandingan PSNR Kedua Model dengan Model Latih lain dengan Dataset yang serupa.....	39
Gambar 4.2 Perbandingan Waktu Kedua Model Saat Proses Training.....	41
Gambar 4.3 Perbandingan Loss kedua Model Saat Proses Training.....	41
Gambar 4.4 Perbandingan Hasil yang Didapatkan dengan mengganti jumlah blok saat Training.....	43
Gambar 4.5 Hasil Testing Pada Model EDSR	47
Gambar 4.6 hasil testing yang dilakukan oleh model WDSR	49